

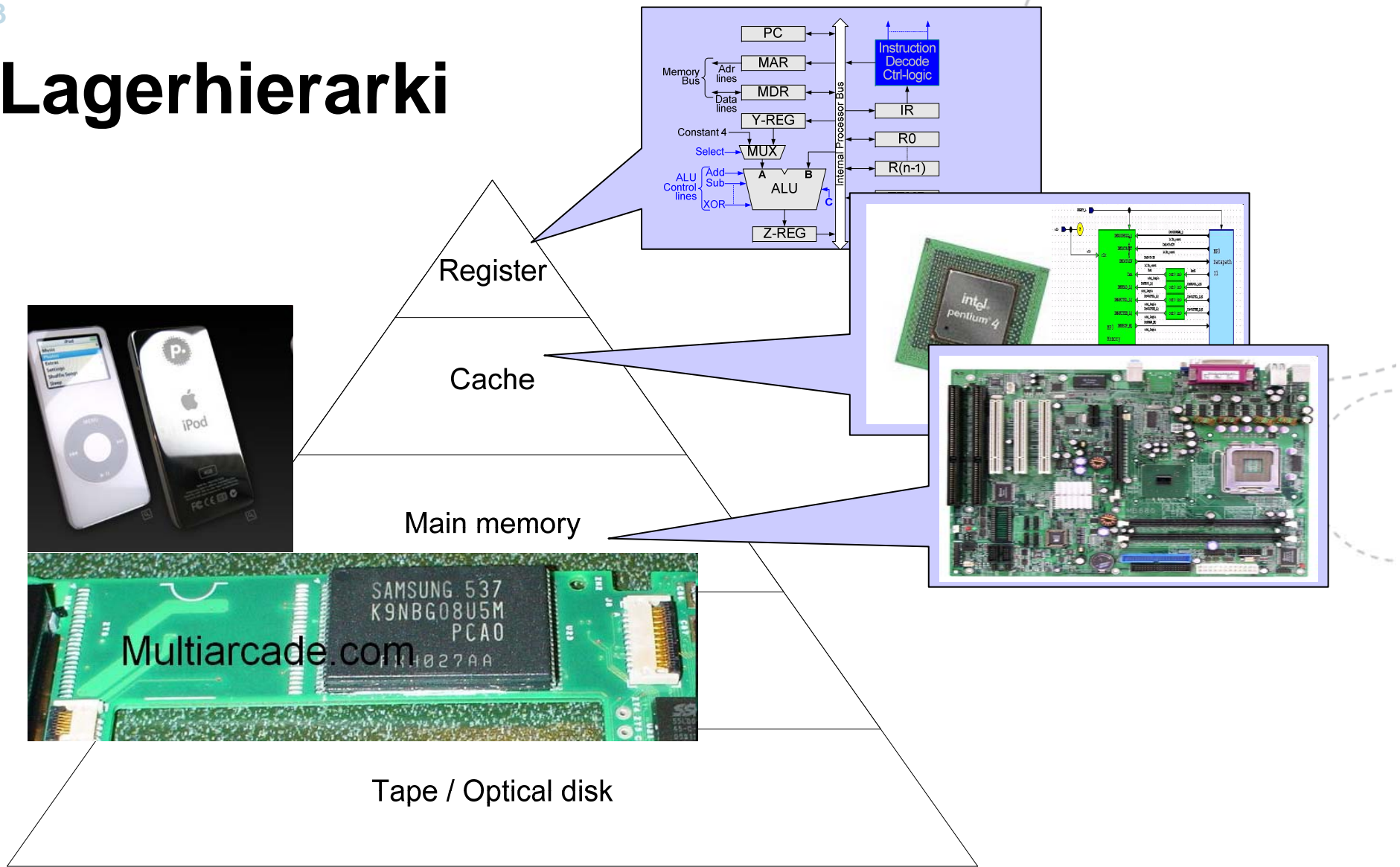
I dag

- Minne typar
- Minne mot bussar (fysisk grensesnitt generelt)
- Meir buss

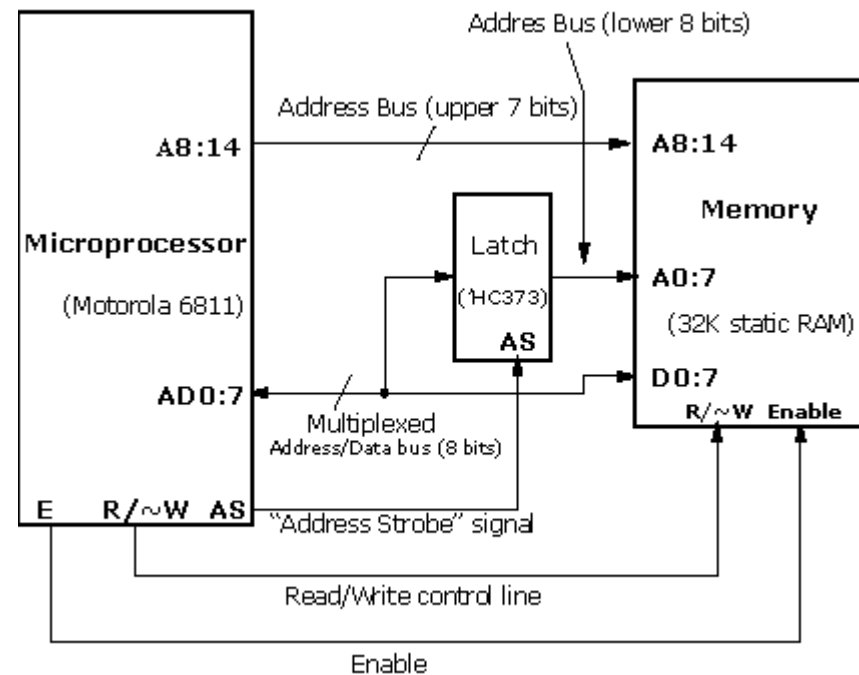
Random Access Memory (RAM)

- Data kan aksesseres i tilfeldig rekkefølge
 - Direct Access Memory – harddisker
 - Serial Access Memory - bånd
- Krever strøm for å bevare innhold
- Statisk RAM
 - Matrise med D-flip-flop (= det vi har sett til nå)
 - 6 transistorer pr. bit
 - Dyrt, stort og raskt
- Dynamisk RAM
 - 1 transistor og 1 kondensator pr. bit
 - Billig, lite og "tregt"
 - Krever oppfrisking

Lagerhierarki

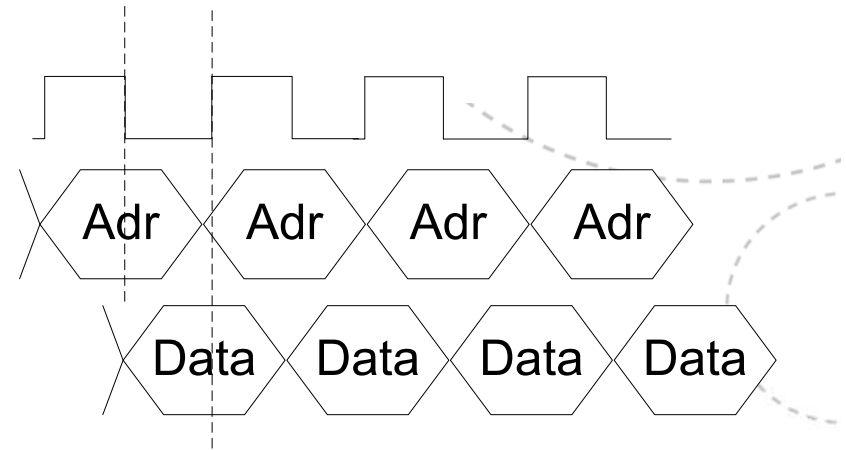


Minne type: Aksess

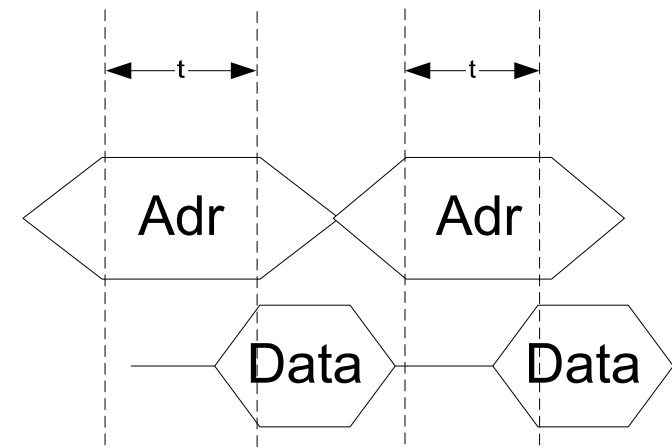


Minne type: Aksess

- Synkron / Asynkron
 - Synkron
 - Inn/ut lesing av data følger klokka

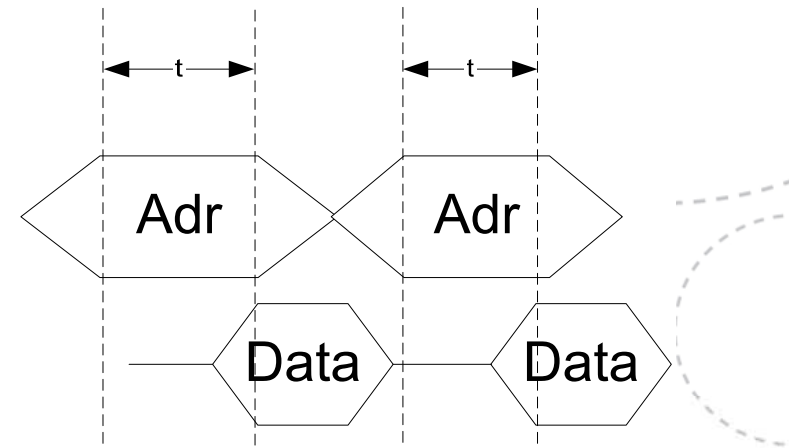
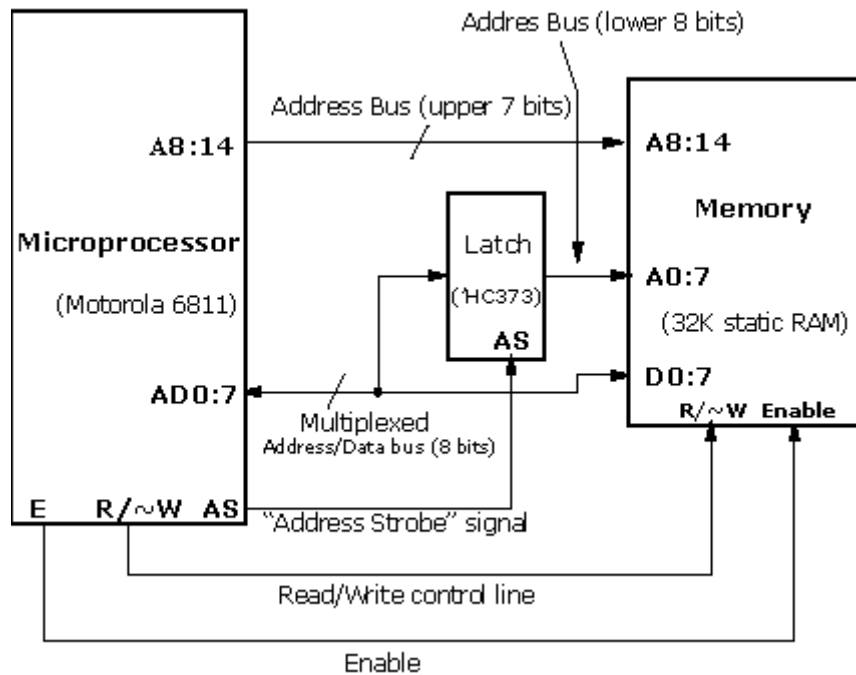


- Asynkron
 - Inn/ut lesing av data ikkje avhengig av klokke



Minne type: Aksess

- Asynkron:



Minne type: Volatile (flyktig)

- RAM (Random Access Memory)
- To vanlege typar RAM
 - Statisk
 - Rask
 - Stor minnecelle (areal)
 - Stort effektforbruk
 - Må ikkje oppfriskast
 - Enkelt grensesnitt
 - Dynamisk
 - Ikkje så rask
 - Liten minnecelle (areal)
 - Lite effektforbruk
 - Må ha oppfrisking
 - Meir komplisert grensesnitt (DRAM kontroller)

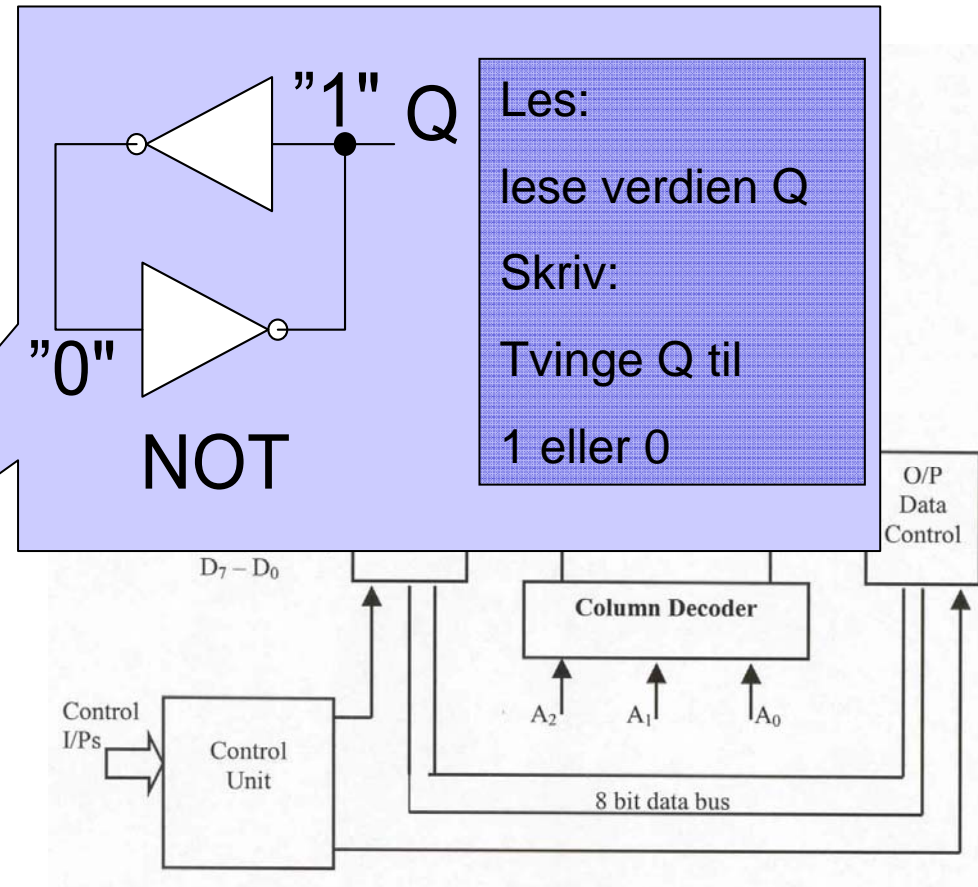
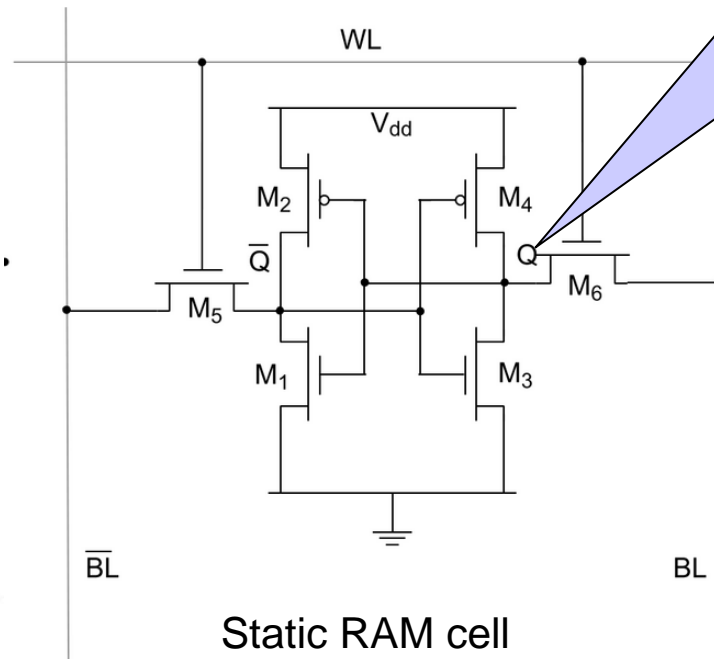
RAM: statisk og dynamisk

- To vanlege typar RAM
 - Statisk
 - Rask
 - Stor minnecelle (areal)
 - Stort effektforbruk
 - Må ikkje oppfriskast
 - Enkelt grensesnitt
 - Dynamisk
 - Ikkje så rask
 - Liten minnecelle (areal)
 - Lite effektforbruk
 - Må ha oppfrisking
 - Meir komplisert grensesnitt (DRAM kontrollert)

RAM: statisk og dynamisk

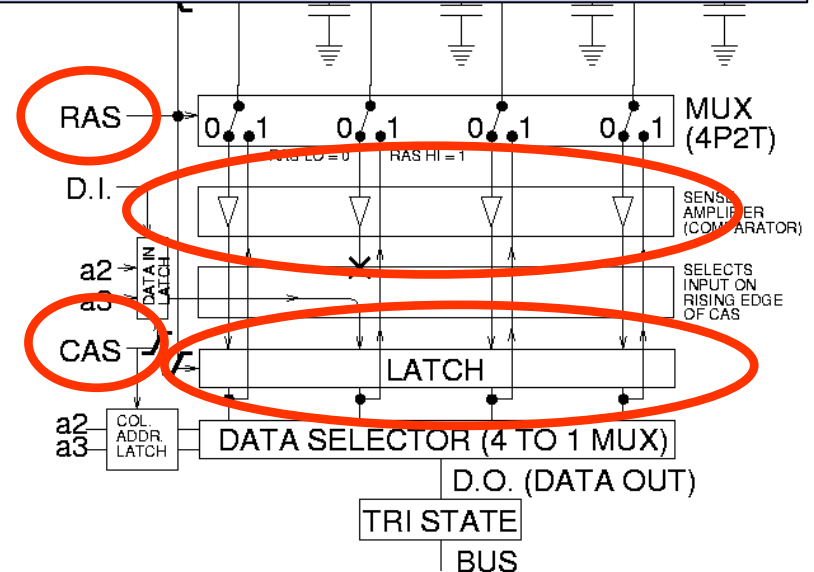
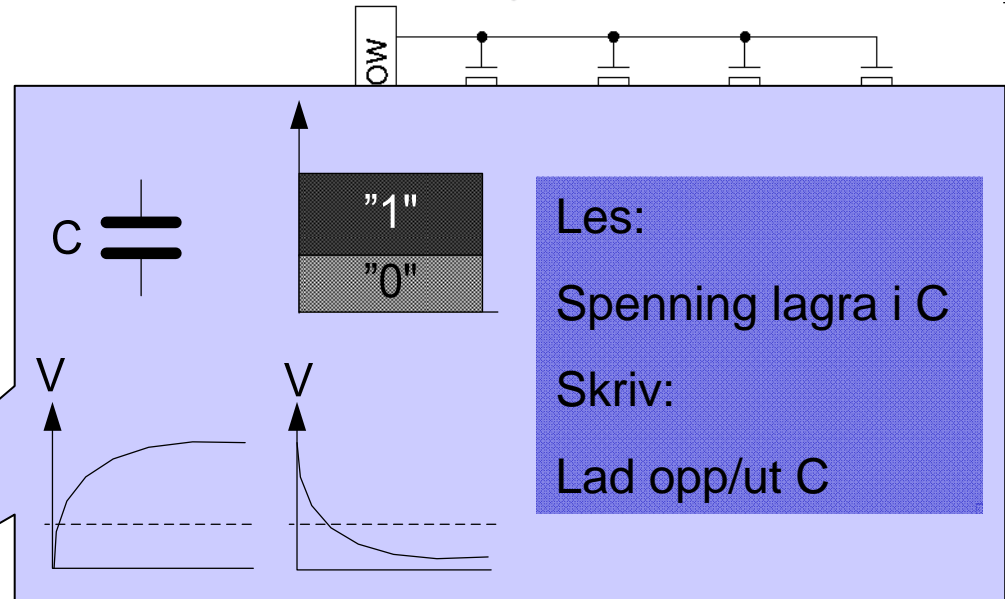
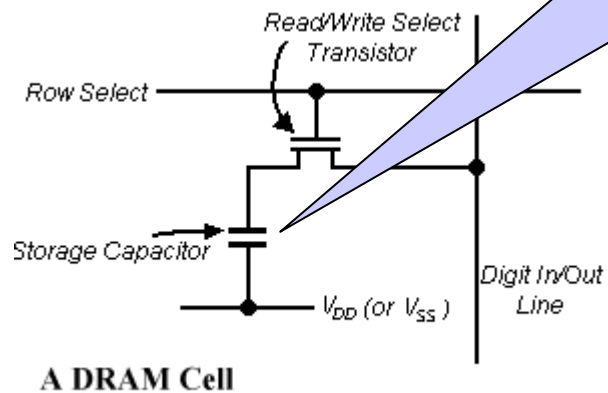
- Statisk

- Rask
- Stor minnecelle (areal)
- Stort effektforbruk
- Må ikkje oppfriskast
- Enkelt grensesnitt



RAM: statisk og dynamisk

- Dynamisk
 - Ikkje så rask
 - Liten minnecelle (areal)
 - Lite effektforbruk
 - Må ha oppfrisking
 - Meir komplisert grensesnitt (DRAM-kontroller)



Synchronous DRAM

- Aksess synkronisert mot ekstern klokke
- Prosessor frigjøres mens forespørsel behandles
 - Før: Prosessor ventet
- Eget "burst mode" for sekvensielle data

- Videreutvikling: Double Data Rate (DDR) SDRAM
- Overføring av data både på stigende og synkende flanke
- Dermed: Dobling av datarate for gitt frekvens
- DDR-SDRAM vanligste DRAM i dagens PC-er

RAM: statisk og dynamisk

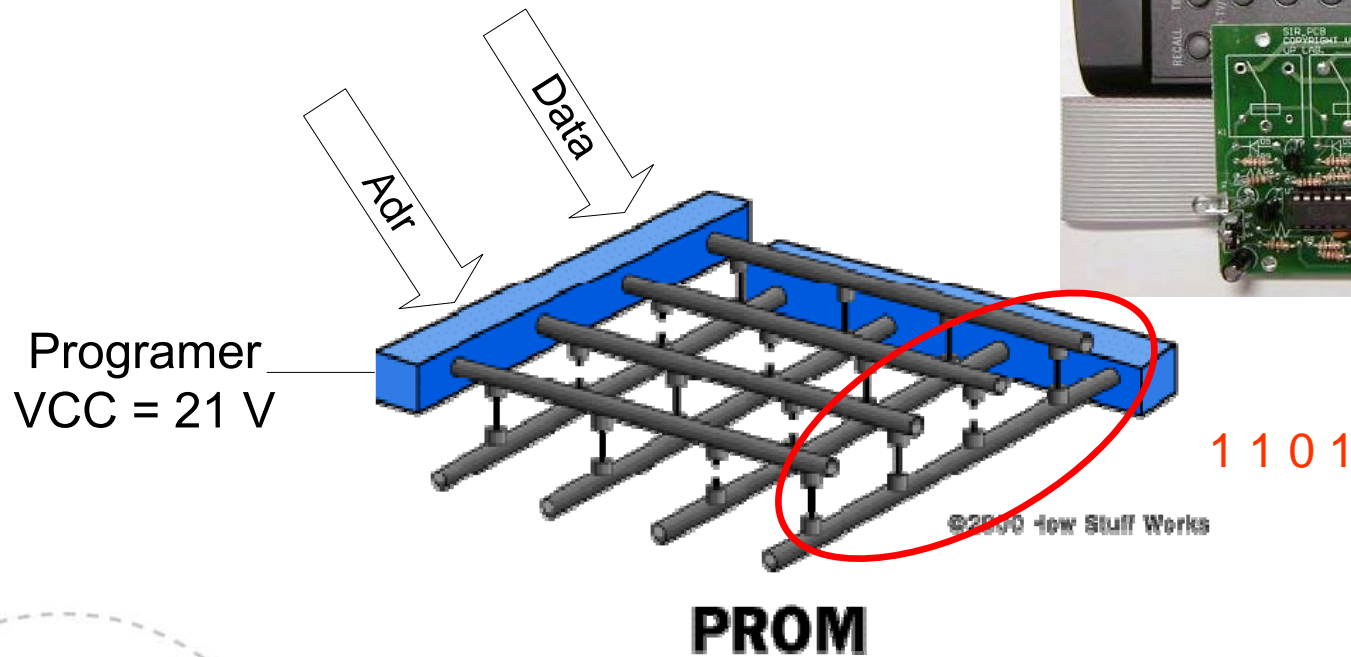
- To vanlege typar RAM
 - Statisk
 - Rask: "switch time" til transistor
 - Stor minnecelle (areal): brukar f.eks. 6 transistorar
 - Stort effektforbruk: Mange transistorar (lekkasjestrøm), aktiv komponentar lagrar bit
 - Må ikkje oppfriskast: Aktive komponentar (transistorar) lagrar bit
 - Enkelt grensesnitt: Data kan i prinsippet lesast rett frå cella.
 - Dynamisk
 - Ikkje så rask: Lite strøm passive komponentar, aksess må ikkje påvirke oppfrisking
 - Liten minnecelle (areal): brukar 1 transistor og 1 kondensator
 - Lite effektforbruk: Svært små ladningar, lite lekkasje og "switch" strøm
 - Må ha oppfrisking: Kondensatoren må oppfriskast, logikk og tid
 - Meir komplisert grensesnitt (DRAM kontroller): Logikk for å kontrollere oppfrisking og aksess tidspunkt

Andre minnetypar: nonVolatile ROM

- ROM (Read Only Memory)
 - Lagre program eller data som aldri skal endrast
 - Fast innhald definert ved produksjon
 - Celle brukar lite areal, bit kopla til "1" (VCC) eller "0" (GND)
 - Cella i seg sjølv brukar ikkje strøm ekstremt lite effektforbruk
 - Stort sett kunn for masseproduksjon (ved mange billigast)
 - Ofte grensesnitt som statisk RAM, men utan skriving
- PROM (Programmable Read Only Memory)
 - Som ROM, men kan programmerast minst ein gong
 - Innehalde kan definerast etter produksjon
 - Mange typar
 - PROM: programmerast ein gong
 - EPROM (Erasable) kan slettast
 - EEPROM (Electrically) kan slettast elektrisk
 - Ofte lang programmerings tid
- Flash memory
 - "EEPROM med rask programmering"
 - Billig
 - Programmerast i blokker
 - Kan endrast ca 1000 000 gonger

PROM, EPROM, EEPROM

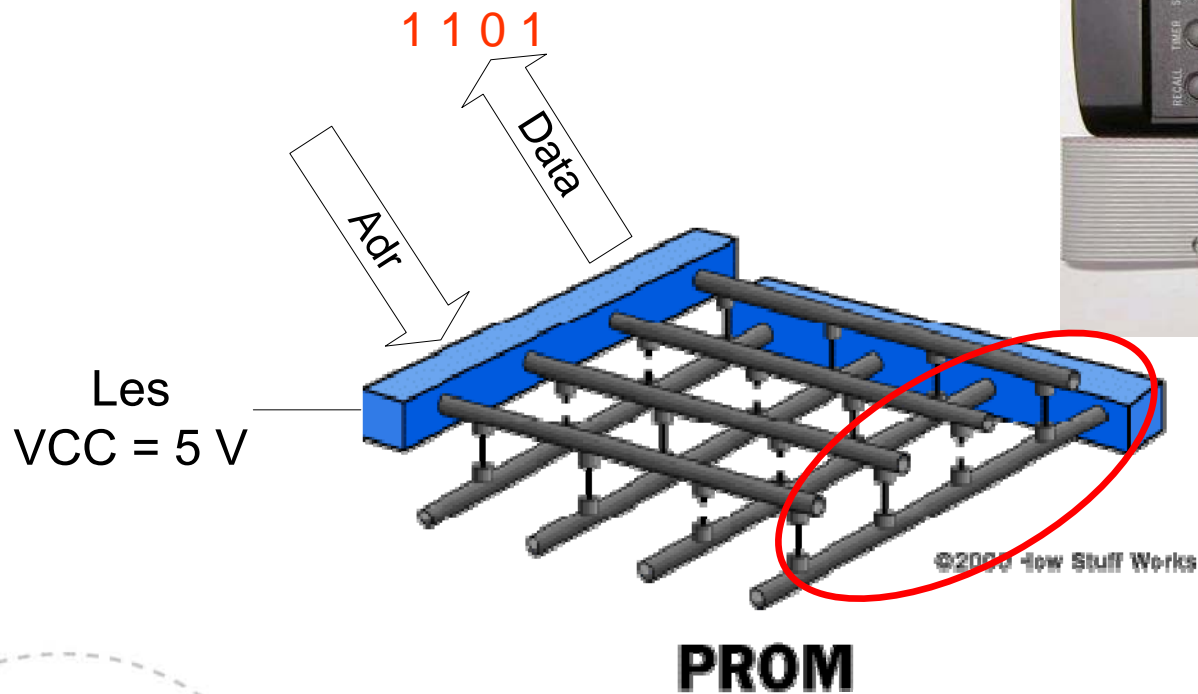
- PROM (Programmable Read Only Memory)
 - Programmerast ofte ved å "brenne" interne sikringer i brikken
 - Ofte brukt i mikrokontrollerar (8051)
 - Brukaren kan då lage eit program som lastast ned
 - Fint i masse produksjon
 - Lastar ned program i produksjonslinja



PROM, EPROM, EEPROM

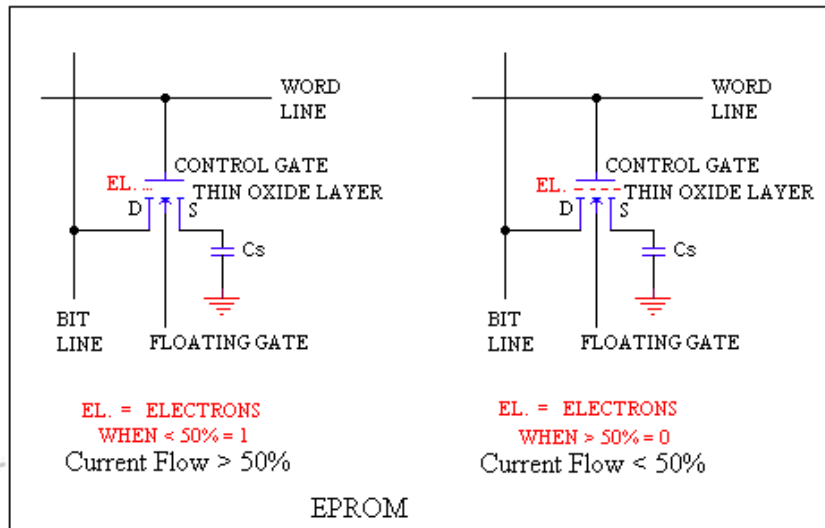
- PROM

- Programmerast ofte ved å "brenne" interne sikringer i brikken
- Ofte brukt i mikrokontrollerar (8051)
 - Brukaren kan då lage eit program som lastast ned
 - Fint i masse produksjon
 - Lastar ned program i produksjonslinja



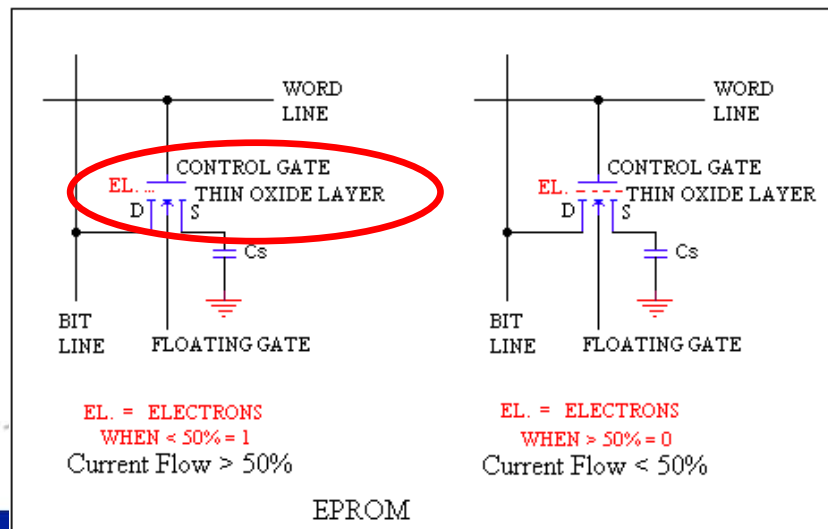
PROM, EPROM, EEPROM

- EPROM (Erasable Programmable Read Only Memory)
 - Programmerast ofte ved å påtrykke ladning på transistorar i minne celler
 - Slettast ved å bruke ultrafiolettlys
 - Ofte brukt i mikrokontrollerar (8051)
 - Brukaren kan då lage eit program som lastast ned
 - Brukaren kan slette programmet og programmere på nytt
 - Fint i små seriar og prototypar
 - Applikasjonar der endringar er sansynleg
 - Gamle BIOS på PC var ofte EPROM



PROM, EPROM, EEPROM

- EEPROM (Electrically Erasable Programmable Read Only Memory)
 - Kan programmerast og slettast når brikka står på kretskort (in-circuit.)
 - Celle som EPROM men brukar transistorar med tynnare isolasjonssjikt
 - Kan då bruke internlogikk til å lade opp/ut floating gate
 - Kan slette/programmere eit og eit ord
 - Ofte brukt i mikrokontrollerar (8051)
 - Brukaren kan då lage eit program og data som lastast ned
 - Fint i masse produksjon
 - Kan endre innhald lett



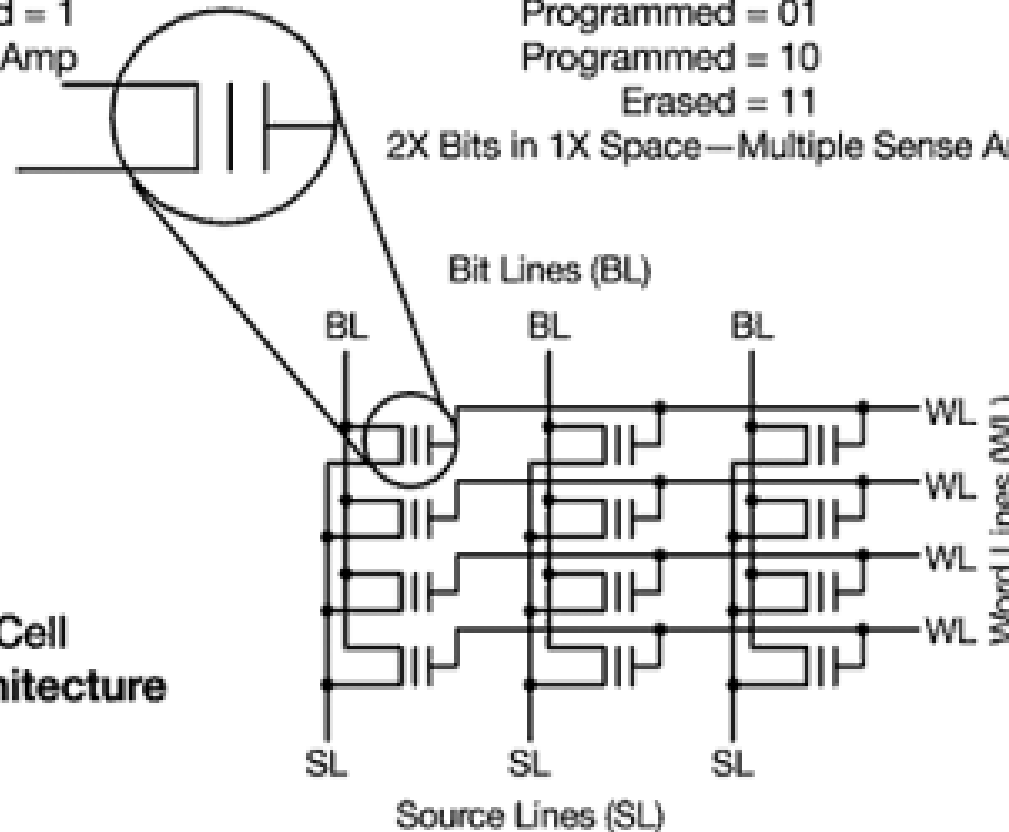
Flash memory

Single Bit Flash Memory—2 States

Programmed = 0
Erased = 1
Single Sense Amp

Intel StrataFlash® Memory—4 States

Programmed = 00
Programmed = 01
Programmed = 10
Erased = 11
2X Bits in 1X Space—Multiple Sense Amps



Two Technologies
One Core Memory Cell
Identical NOR Architecture

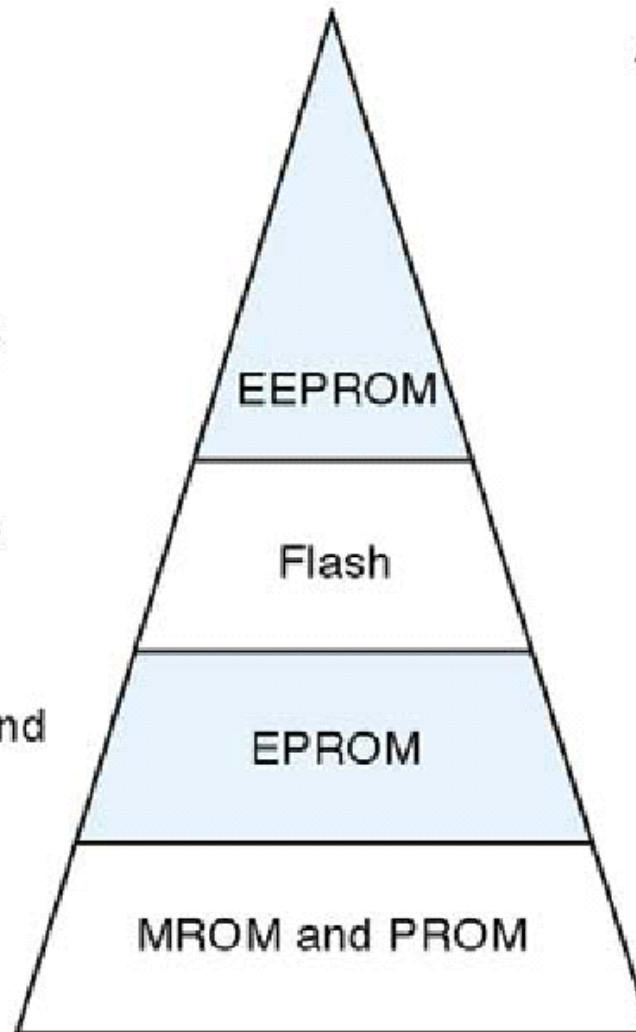
PROM, EPROM, EEPROM

In-circuit, electrically erasable
byte-by-byte

In-circuit, electrically erasable
by sector or in bulk (all cells)

UV erasable in bulk; erased and
reprogrammed out of circuit

Cannot be erased and
reprogrammed



Device complexity and cost



NTNU

Innovation and Creativity

Signetics FULLY ENCODED, 9046 x N, RANDOM ACCESS WRITE-ONLY-MEMORY 25120

FINAL SPECIFICATION⁽¹⁾⁽²⁾

DESCRIPTION

The Signetics 25000 Series 9046XN Random Access Write-Only-Memory employs both enhancement and depletion mode P-Channel, N-Channel, and neu¹⁾ channel MOS devices. Although a static device, a single TTL level clock phase is required to drive the on-board multi-port clock generator. Data refresh is accomplished during CB and LH periods⁽¹⁾⁽²⁾. Quadri-state outputs (when applicable) allow expansion in many directions, depending on organization.

The static memory cells are operated dynamically to yield extremely low power dissipation. All inputs and outputs are directly TTL compatible when proper interfacing circuitry is employed.

Device construction is more or less S.O.S.⁽²⁾

FEATURES

- FULLY ENCODED MULTI-PORT ADDRESSING
- WRITE CYCLE TIME 80ns (MAX. TYPICAL)
- WRITE ACCESS TIME ⁽²⁾
- POWER DISSIPATION 10uW/BIT TYPICAL
- CELL REFRESH TIME 2ms (MIN. TYPICAL)
- TTL/DTL COMPATIBLE INPUTS⁽⁴⁾
- AVAILABLE OUTPUTS ⁽¹⁾
- CLOCK LINE CAPACITANCE 2pF MAX.⁽²⁾
- V_{CC} = +10V
- V_{DD} = 0V ± 2%
- V_{FF} = 6.3V ± 5%

APPLICATIONS

- DON'T CARE BUFFER STORES
- LEAST SIGNIFICANT CONTROL MEMORIES
- POST MORTEM MEMORIES (WEAPON SYSTEMS)
- ARTIFICIAL MEMORY SYSTEMS
- NON-INTELLIGENT MICRO CONTROLLERS
- FIRST-IN NEVER-OUT (FINO) ASYNCHRONOUS BUFFERS
- OVERFLOW REGISTER (BIT BUCKET)

PROCESS TECHNOLOGY

The use of Signetics unique SEX¹⁾ process yields V_{th} (var.) and allows the design⁽¹⁾ and production⁽²⁾ of higher performance MOS circuits than can be obtained by competitor's techniques.

BIPOLAR COMPATIBILITY

All data and clock inputs plus applicable outputs will interface directly or nearly directly with bipolar circuits of suitable characteristics. In any event use 1 amp fuses in all power supply and data lines.

INPUT PROTECTION

All terminals are provided with slip-on latex protectors for the prevention of Voltage Destruction. (PILL packaged devices do not require protection.)

SILICON PACKAGING

Low cost silicon DIP packaging is implemented and reliability is assured by the use of a non-hermetic sealing technique which prevents the entrapment of harmful ions, but which allows the free exchange of friendly ions.

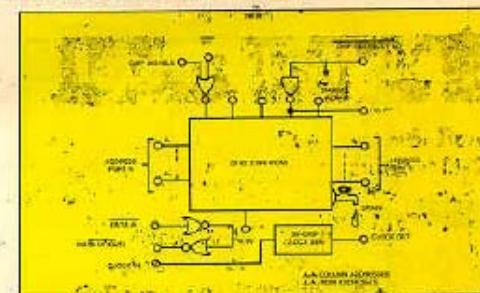
SPECIAL FEATURES

Because of the employment of the Signetics' proprietary Sanderson-Rabbit Channel the 25120 will provide 50% higher speed than you will obtain.

COOLING

The 25120 is easily cooled by employment of a six-foot fan, 1/2" from the package. If the device fails, you have exceeded the ratings. In such cases, more air is recommended.

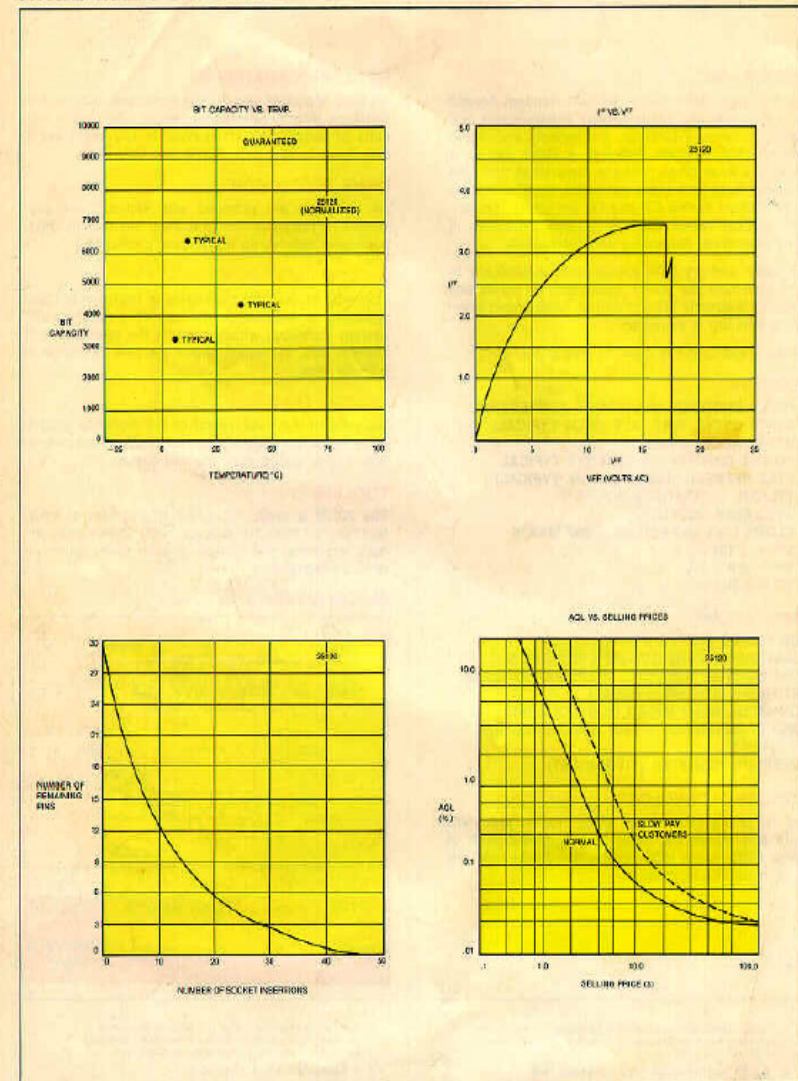
BLOCK DIAGRAM



PART IDENTIFICATION

TYPE	"n"	TEMP. RANGE	PACKAGE
25120	0	0 to -70°C	Whatever's Right

TYPICAL CHARACTERISTIC CURVES



Minnetypar samandrag

Type	Category	Erasure	Byte alterable	Volatile	Typical use
SRAM	Read/write	Electrical	Yes	Yes	Level 2 cache
DRAM	Read/write	Electrical	Yes	Yes	Main memory (old)
SDRAM	Read/write	Electrical	Yes	Yes	Main memory (new)
ROM	Read-only	Not possible	No	No	Large volume appliances
PROM	Read-only	Not possible	No	No	Small volume equipment
EPROM	Read-mostly	UV light	No	No	Device prototyping
EEPROM	Read-mostly	Electrical	Yes	No	Device prototyping
Flash	Read/write	Electrical	No	No	Film for digital camera