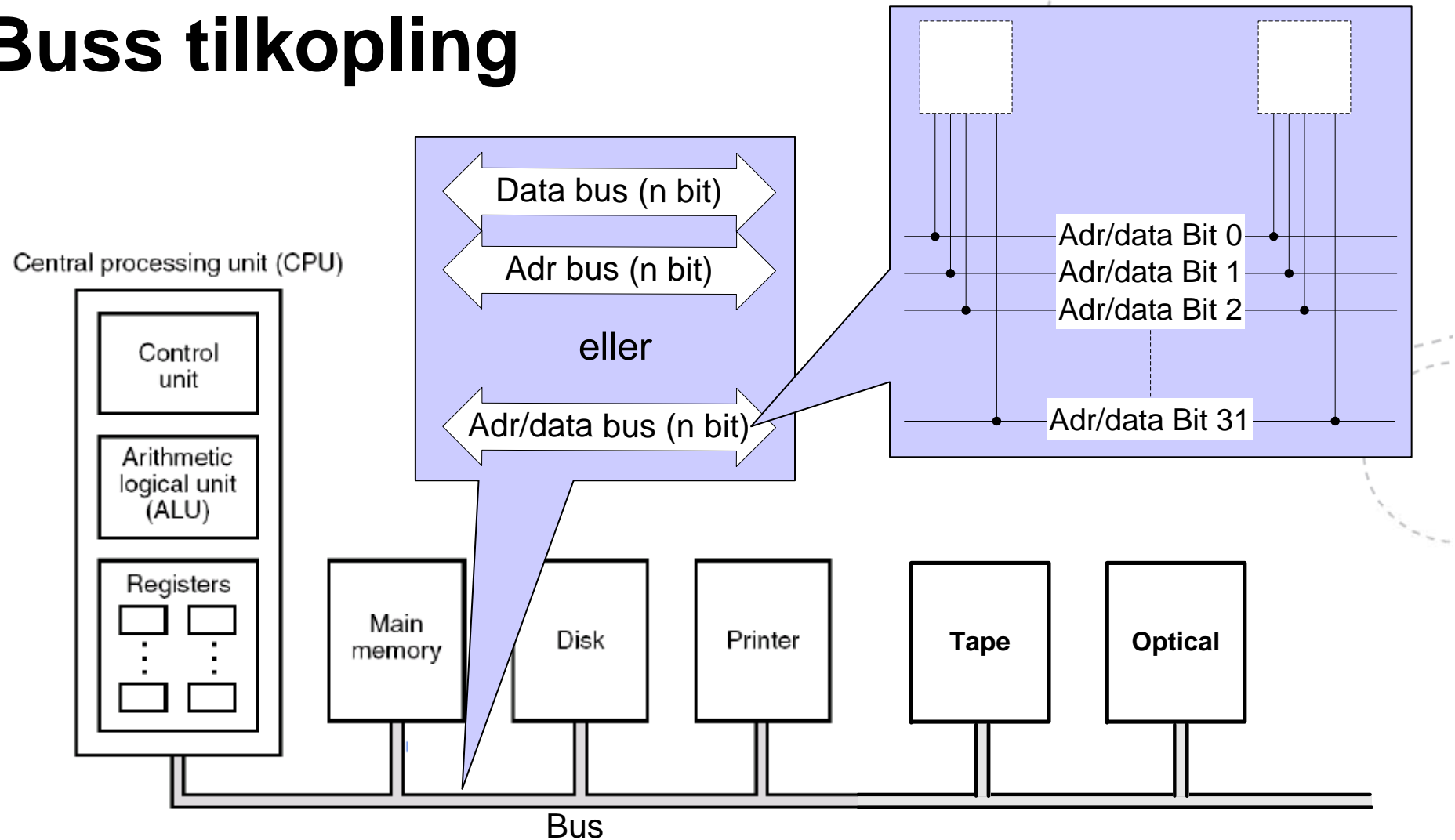


Bussar

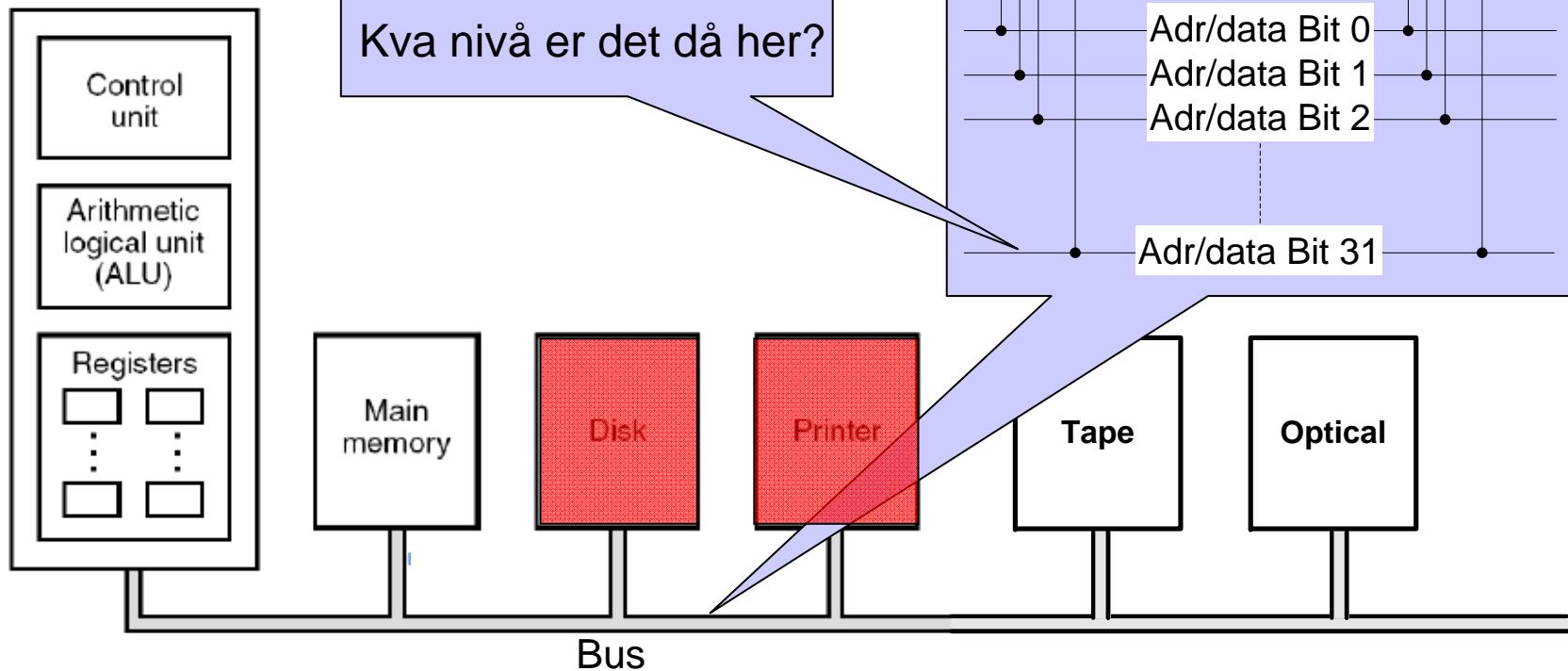
- Tilgong til buss (Three state buffer)
- Synkron / Asynkron
- Serielle bussar
- Parallele bussar
- Arbitrering: Kven kontrollerar bussen

Buss tilkøpling



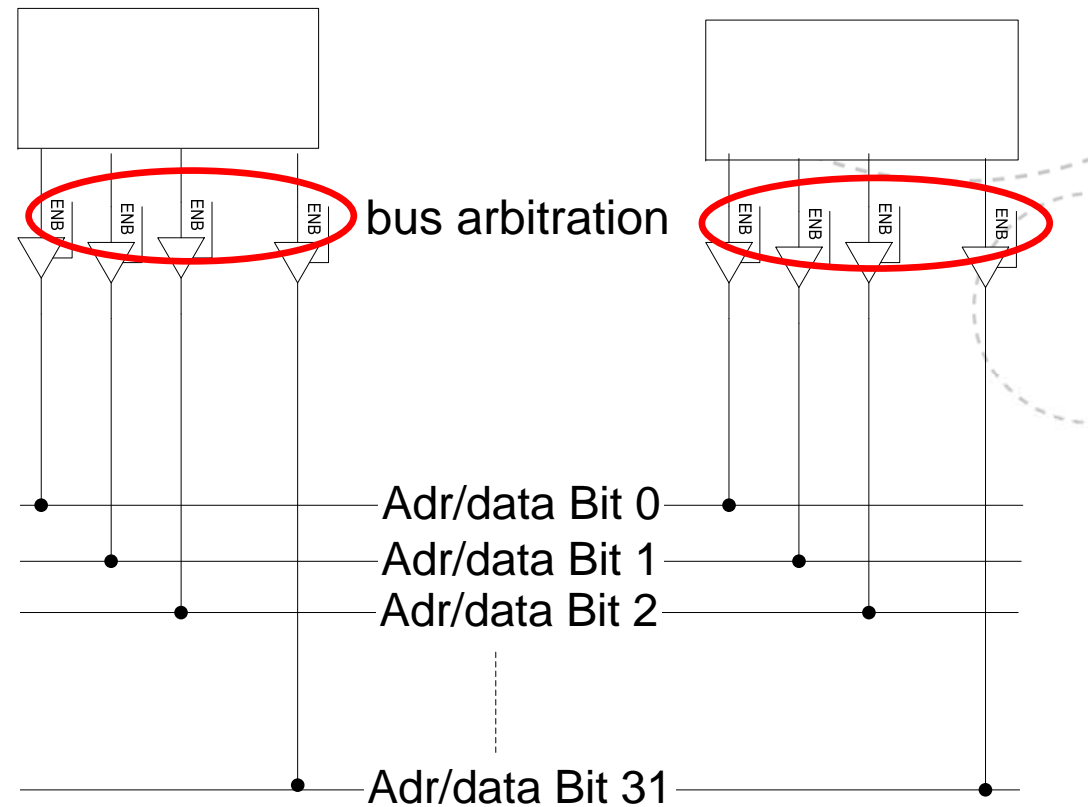
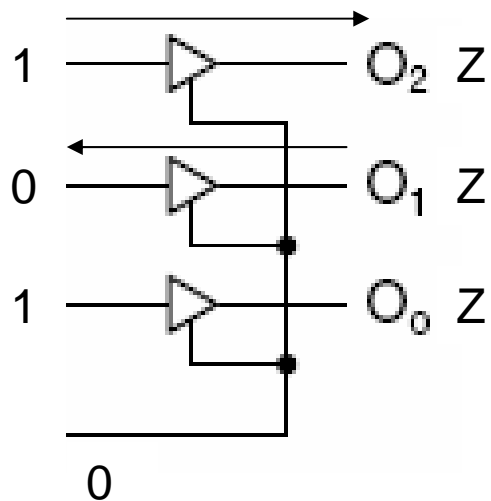
Kva data ligg på bussen

Central processing unit (CPU)



Three state buffer

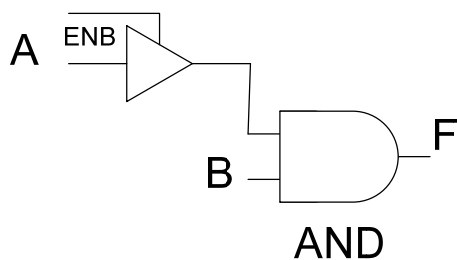
- Buffer som gjer at ein kan kople frå f.eks. busslinjer
 - Tre pinnar
 - Inn
 - Ut
 - Kontroll
 - To tilstandar
 - Tilkopla
 - Høg impedans (three state)



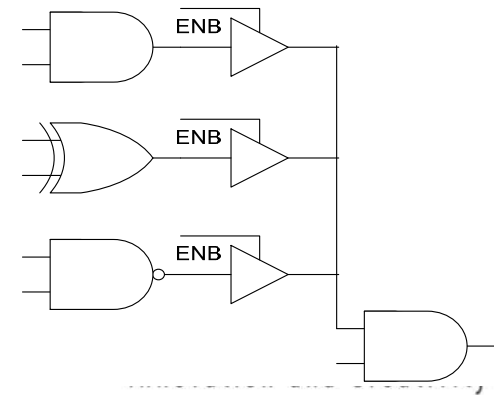
Three state buffer

- Brukast
 - Bussar
 - Internt mellom komponentar
 - Internt i brikke

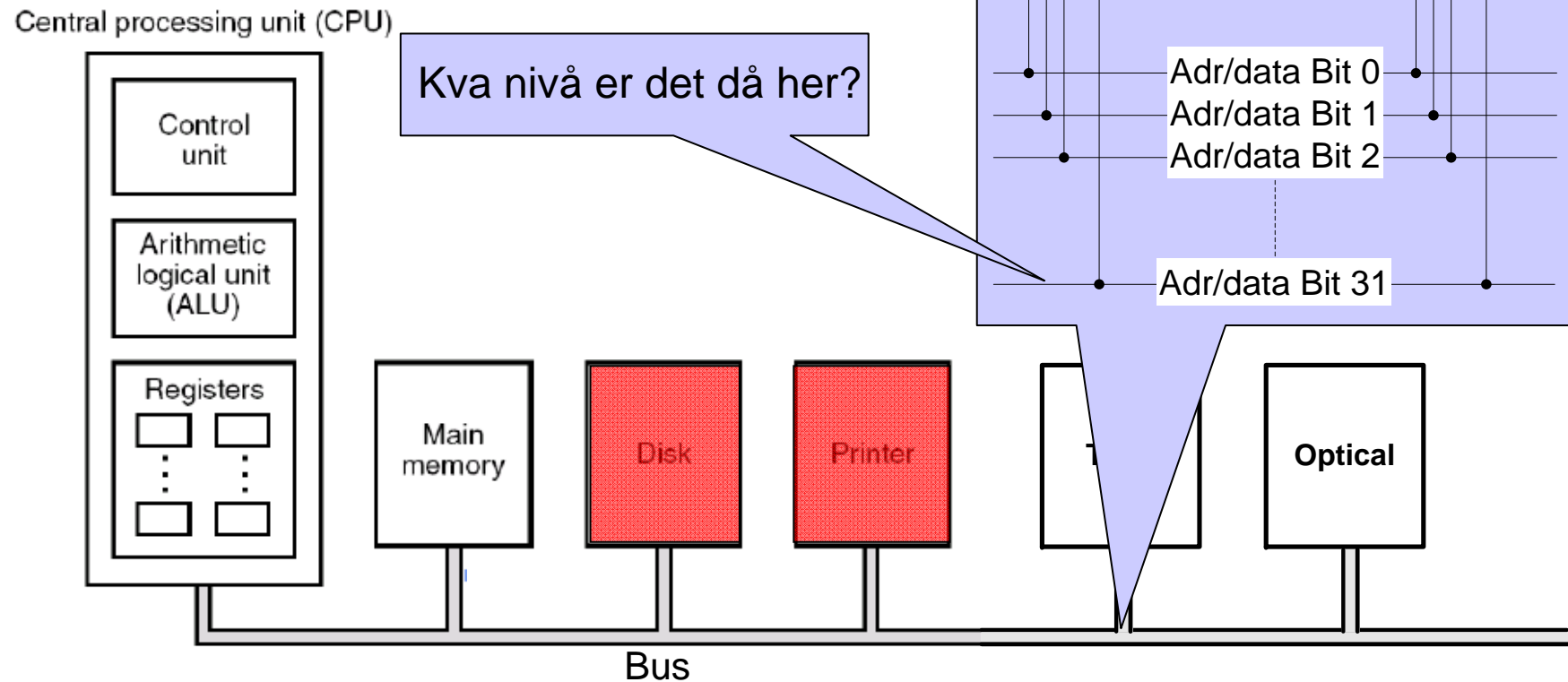
- Me har innført eit nytt "nivå"
 - Logisk "1"
 - Logisk "0"
 - Høg impedans "Z"
 - Går ikkje strøm
 - Ikkje noko definert logisk nivå
 - Kan kople fleire utgangar saman med three state buffer



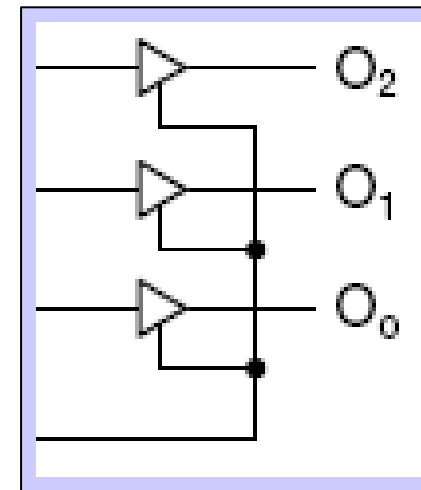
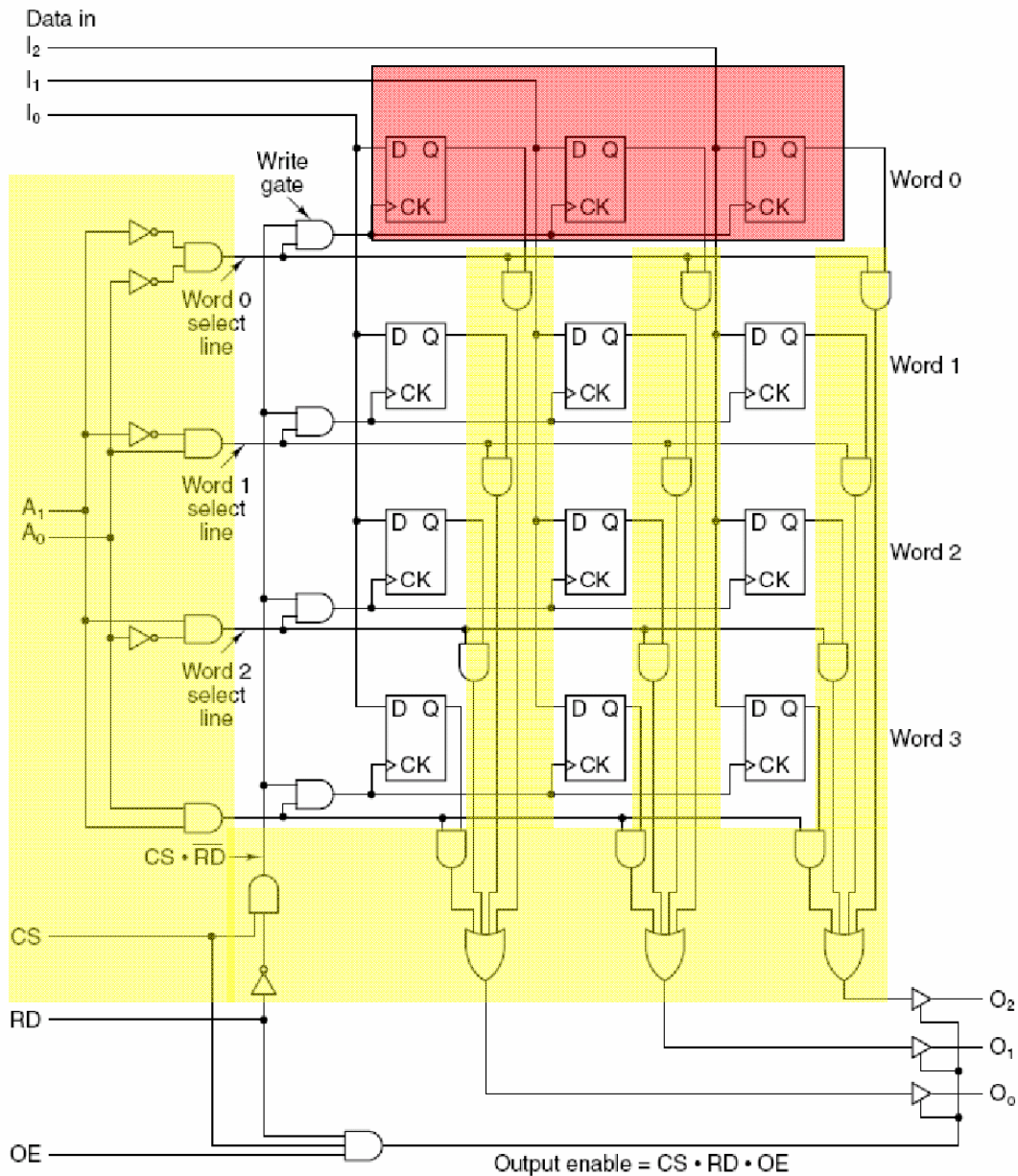
A	B	F
0	0	0
0	1	0
1	0	0
1	1	0
Z	1	?



Three state buffer



4 x 3 bit minne (4 ord på 3 bit)



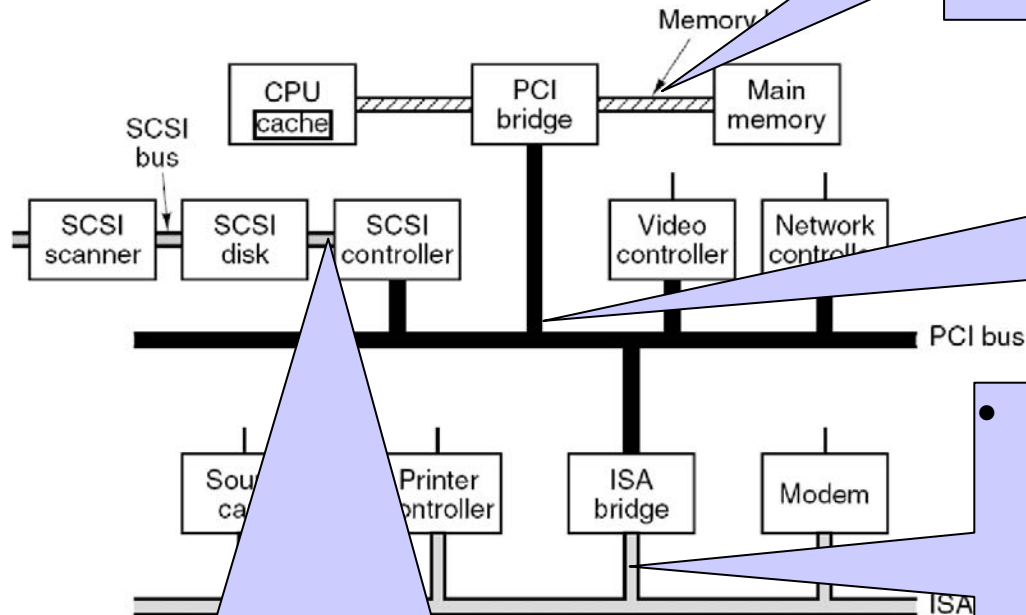
Bussar

- Synkron / Asynkron
- Serielle bussar
- Parallele bussar
- Arbitrering: Kven kontrollerar bussen

Standardar for bussar

- Må ha standard
 - Kan lage forskjellige einheitar som kan koplatt til bussen
 - Grensesnitt
 - Elektrisk spesifikasjon
 - Fysisk utforming
 - Oppførsel på logisk nivå
 - Timing
 - Kven lagar standard
 - Industri
 - HPIB (GPIB), Centronic (printerport) osv
 - Standardiserings organisasjon
 - IEEE, EBU osv
 - Andre kan bruke standarden og produsere einheitar, standard må vere tilgjengeleg
- Mange interesser
 - Økonomi (rettigheitar, patenter osv)
 - Teknologi (kven kan teknologien best)
 - Kven går inn for standarden

Busshierarki



- Memory buss
 - CPU <-> minne (Cache, RAM)
 - Høghastigheits parallellbuss
 - Bussbredde ofte stor 32 eller 64 bit
 - Klokke 400MHz – 1GHz

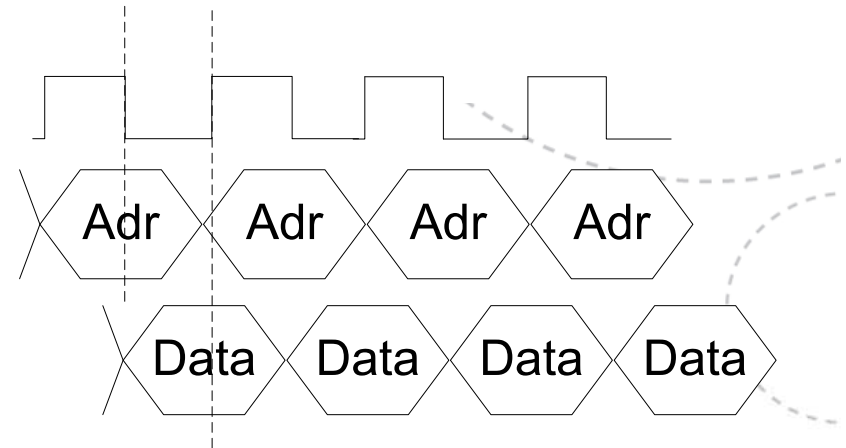
- PCI buss
 - CPU <-> PCI <-> eksterne einingar
 - Høghastigheits parallellbuss
 - Bussbredde ofte stor 32 eller 64 bit
 - Klokke 33MHz eller 66MHz

- ISA buss
 - CPU <-> PCI <-> ISA <-> eksterne einingar
 - Låghastigheits parallellbuss (i dag)
 - Bussbredde "liten" 8 eller 16 bit (i dag)
 - Klokke 4.77 Mhz – 8 Mhz

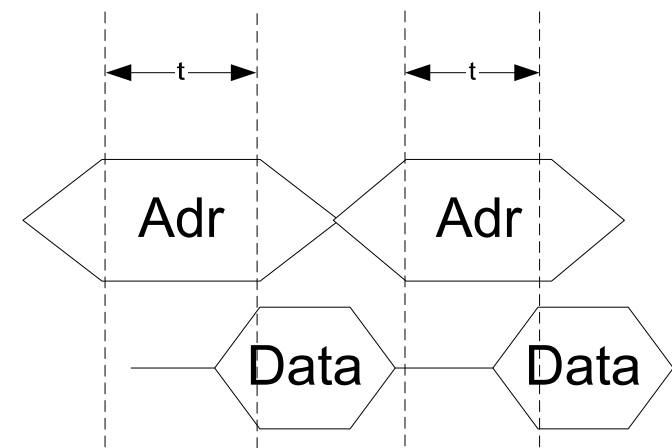
- SCSI buss
 - CPU <-> PCI <-> SCSI <-> eksterne einingar
 - Høghastigheits parallellbuss primært mot disk
 - Bussbredde 8 eller 16 bit (også 1 bit)
 - 5 - 320 MB/s datarate

Synkron/Asynkron bussar

- Synkron / Asynkron
 - Synkron
 - Inn/ut lesing av data følgjer klokka

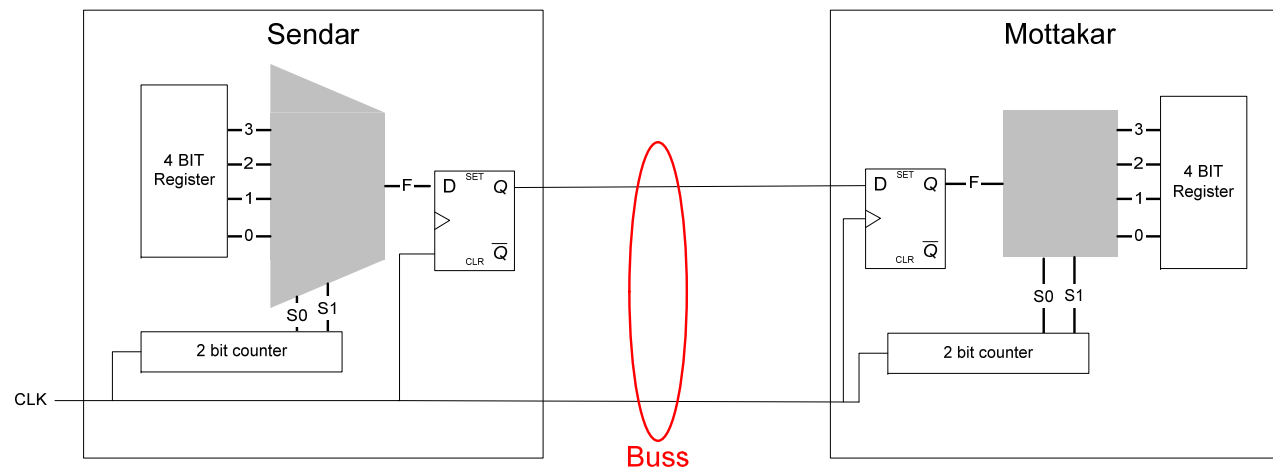


- Asynkron
 - Inn/ut lesing av data ikkje avhengig av klokke



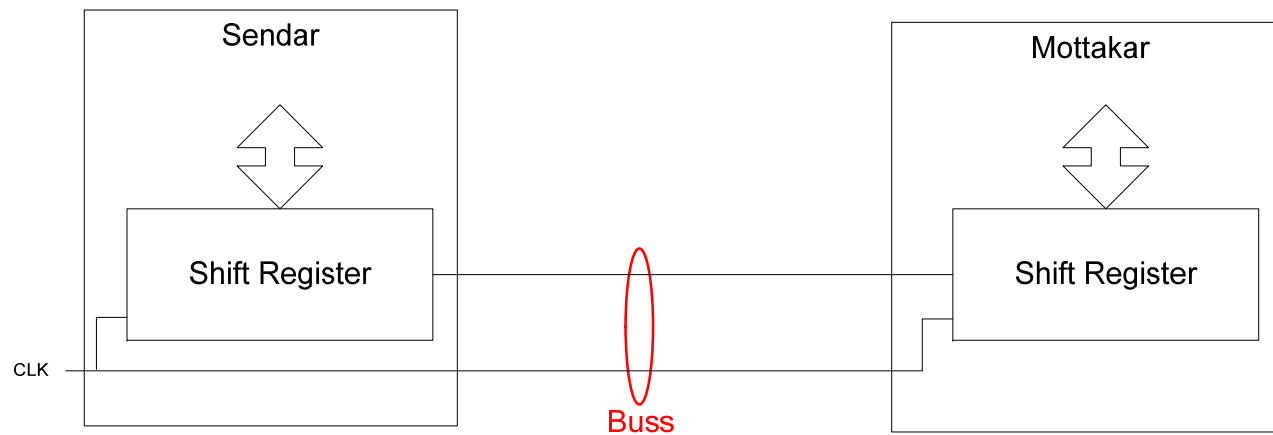
Serielle bussar

- Serie-synkron buss
 - Brukar klokke til å koordinere
 - overfører data som eit og eit bit, ei datalinje)
 - Enkel protokoll
- Enkelt eksempel

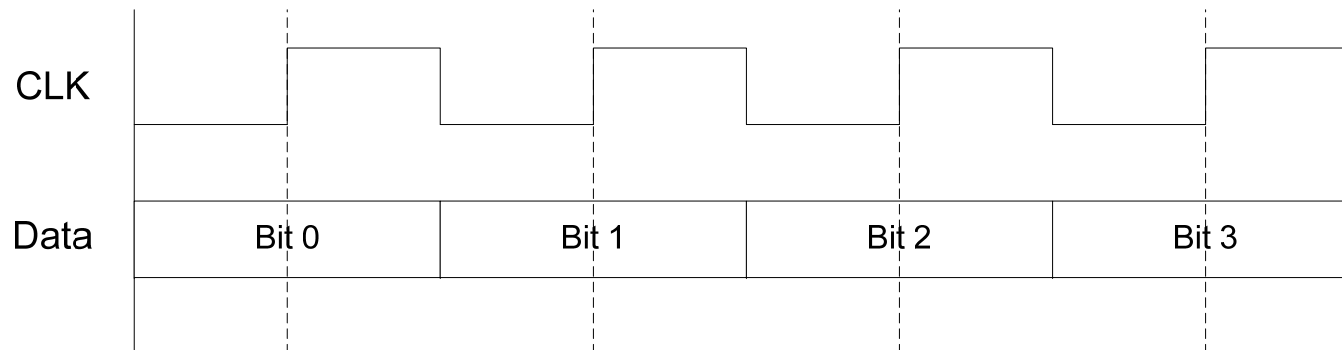
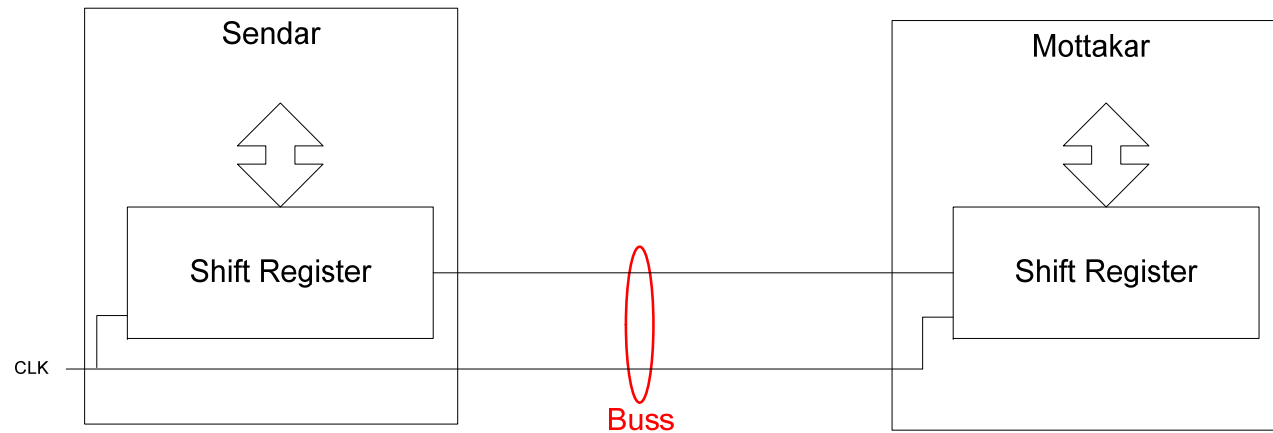


Serielle bussar

- Serie-synkron buss
 - Brukar klokke til å kordinere
 - overfører data som eit og eit bit, ei datalinje)
 - Enkel protokoll
- Enkelt eksempel

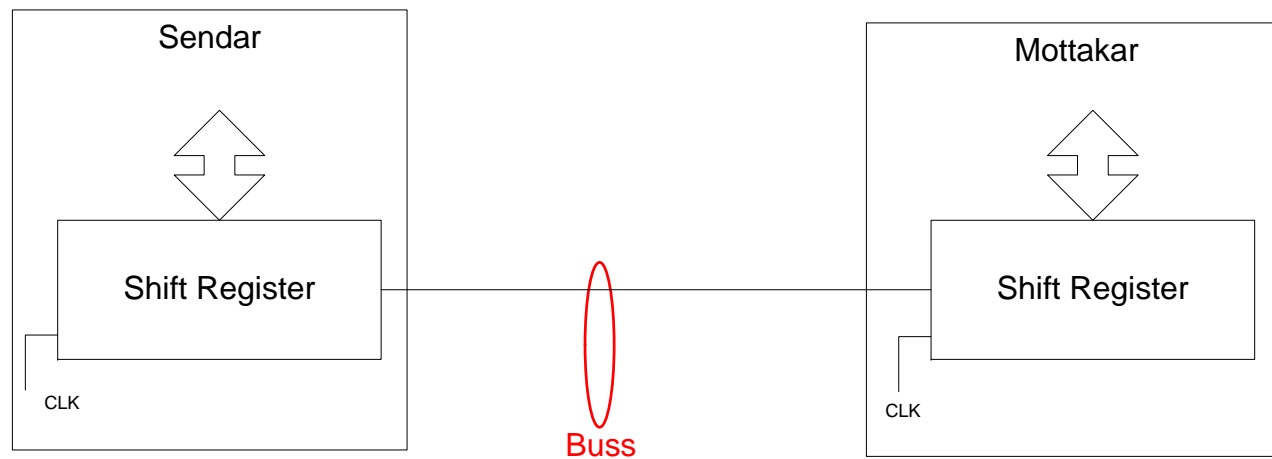


Serielle bussar (synkron)

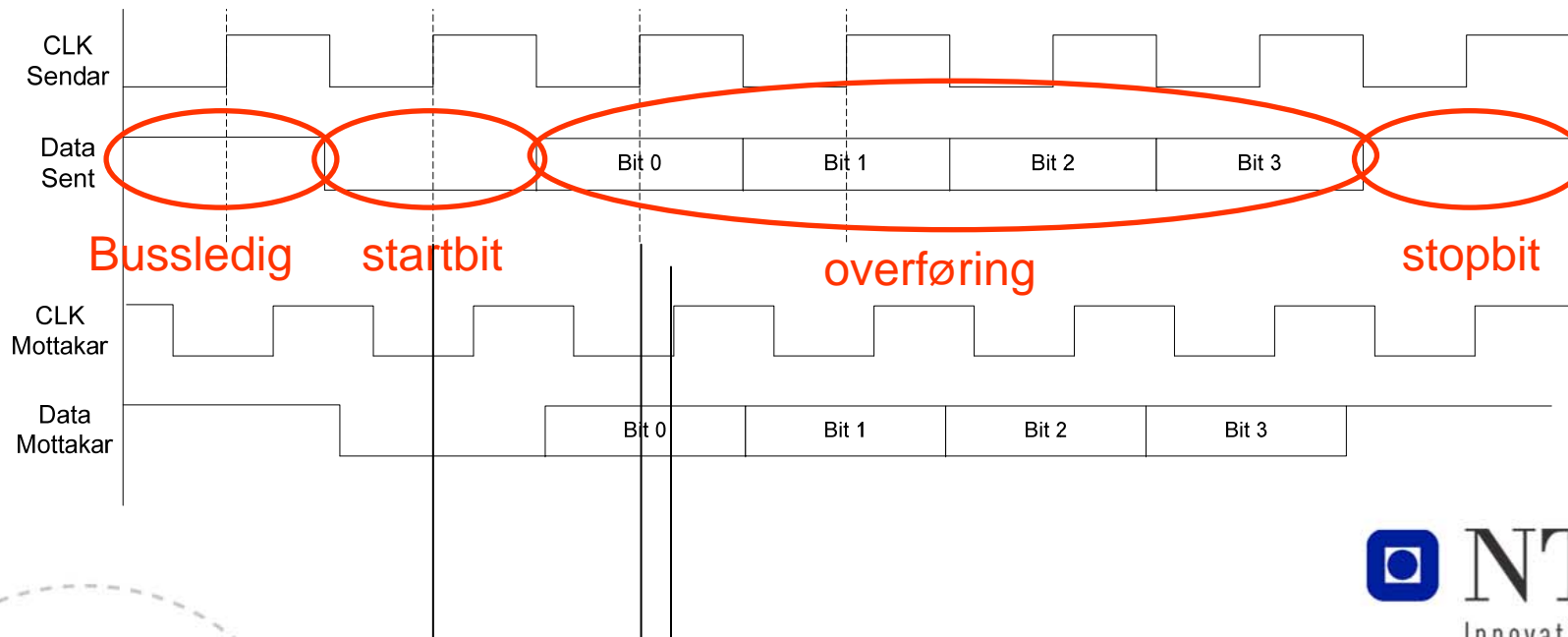
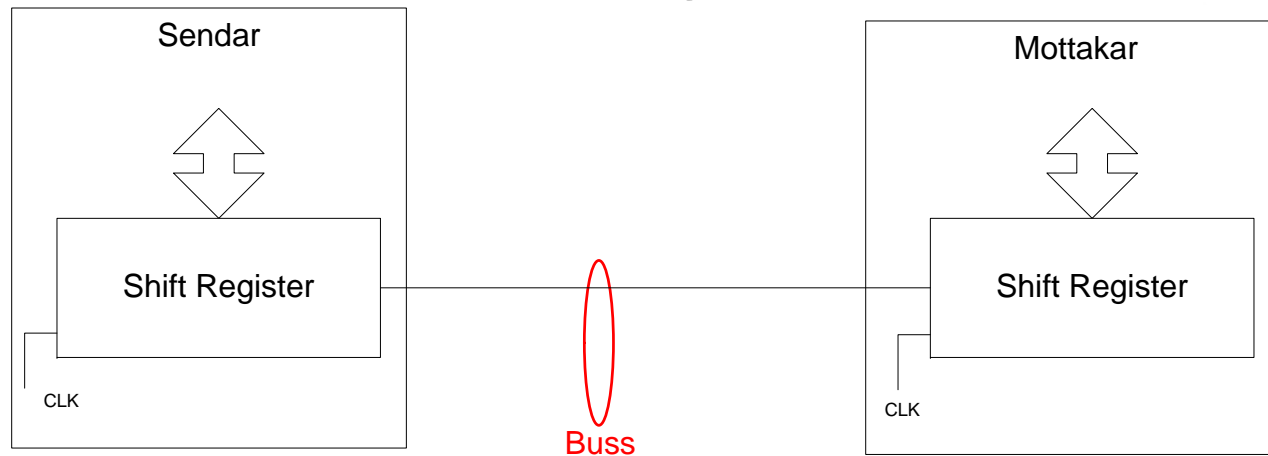


Serielle bussar

- Serie-Asynkron buss
 - Brukar ikkje global klokke, Klokke generert lokalt
 - Sendar mottakar har lokal klokke
 - Må ha samsvar mellom sendar og mottakar si klokke (overføringshastigheit)
 - Må ha f.eks. kode for start og stop tilstand med i protokollen
 - overfører data som eit og eit bit (ei datalinje)
- Enkelt eksempel



Serielle bussar Asynkron eksempel

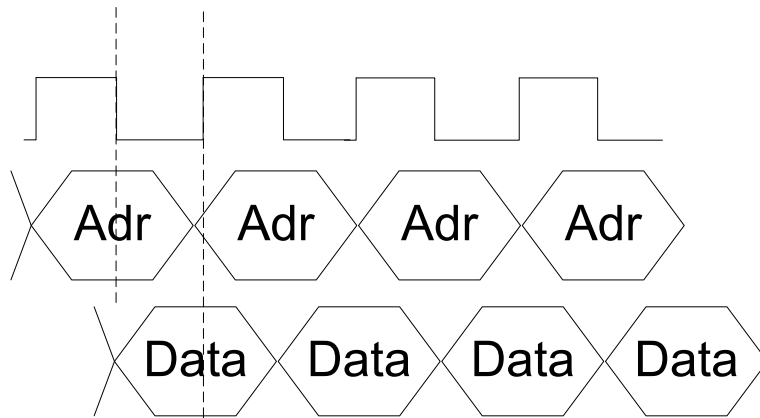


Parallele bussar

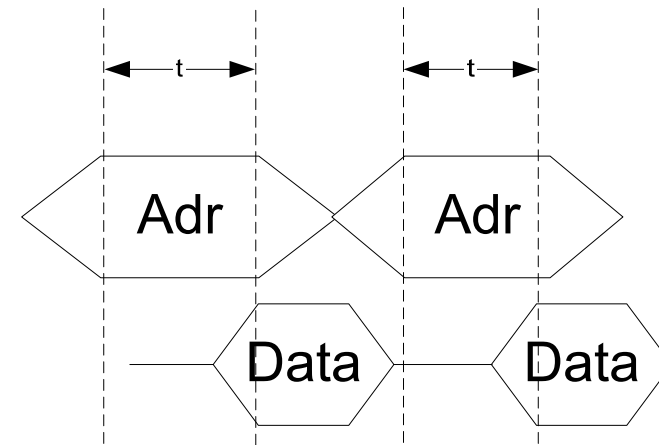
- Parallell buss
 - Asynkron / synkron
 - Overfører fleire bit samstundes (i paralell), mange datalinjer
 - Raskare (ikkje alltid)
 - Har snakka om mange av prinsippa før

Parallele bussar

- Parallell buss
 - Asynkron / synkron
 - Dedikert / multipleksa
 - Overfører fleire bit samstundes (i paralell), mange linjer
 - Raskare (ikkje alltid)
 - Har snakka om mange av prinsippa før

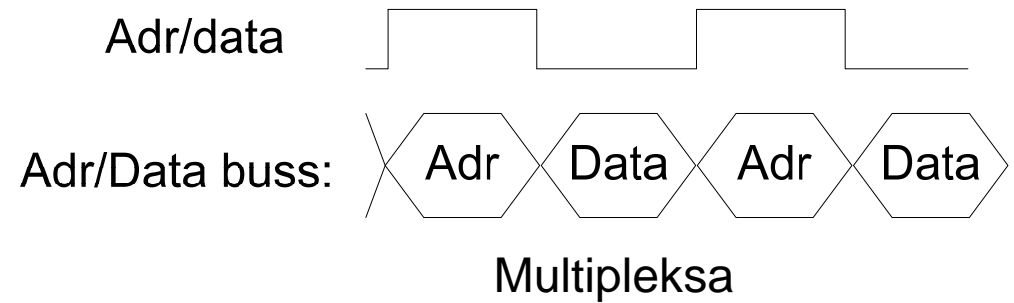
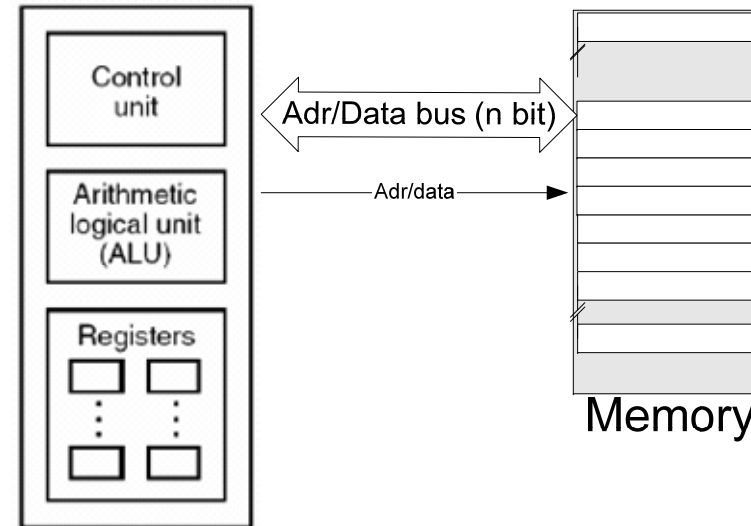
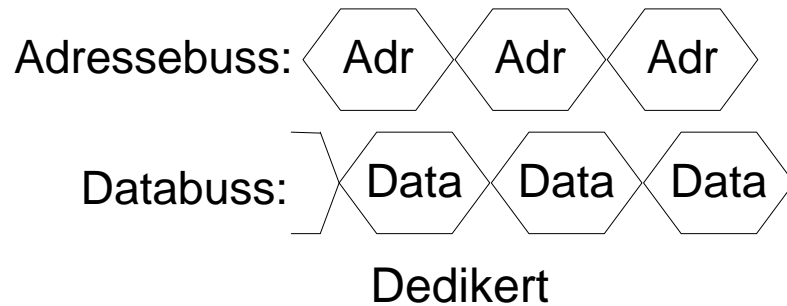
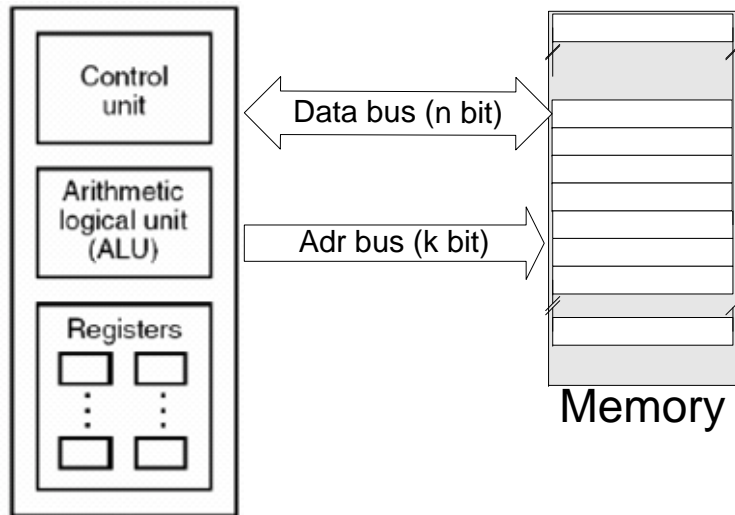


Synkron



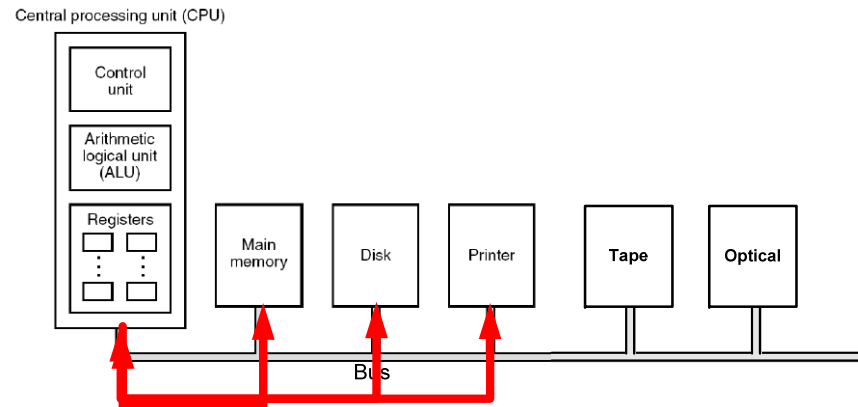
Asynkron

Parallele bussar



Arbitrering: Kven kontrollerar bussen

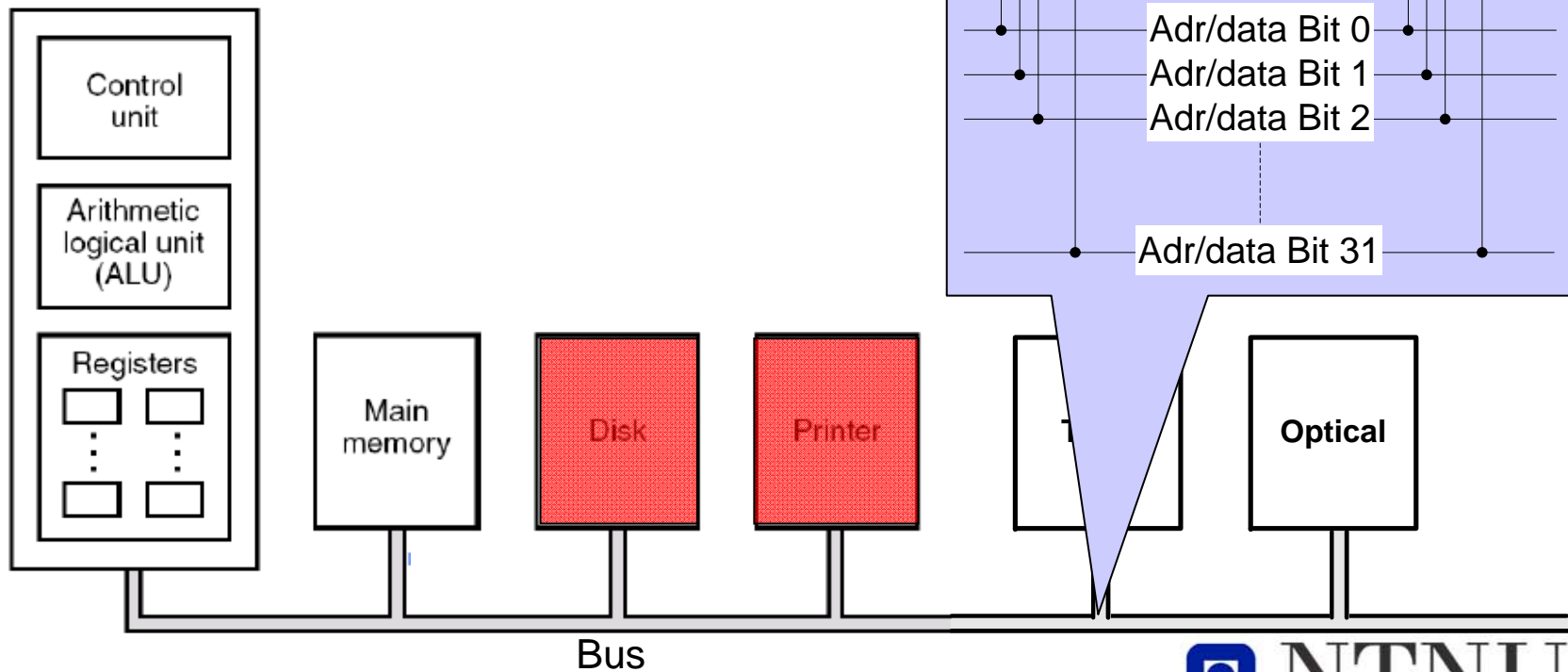
- I dei fleste eksempel til no: CPU er buss "master"
 - CPU eig bussen
 - Overføring til/frå CPU



- Ikkje gitt at CPU er bus "master"
 - Fleire prosessorar
 - DMA
 - Andre einheitar må kunne ta kontroll over bussen
 - Einheitar må gjer krav på bussen
 - Få eigarskap til bussen
 - Bruke bussen
 - Kva viss fleire gjer krav på bussen?

Arbitrering: Kven kontrollerar bussen

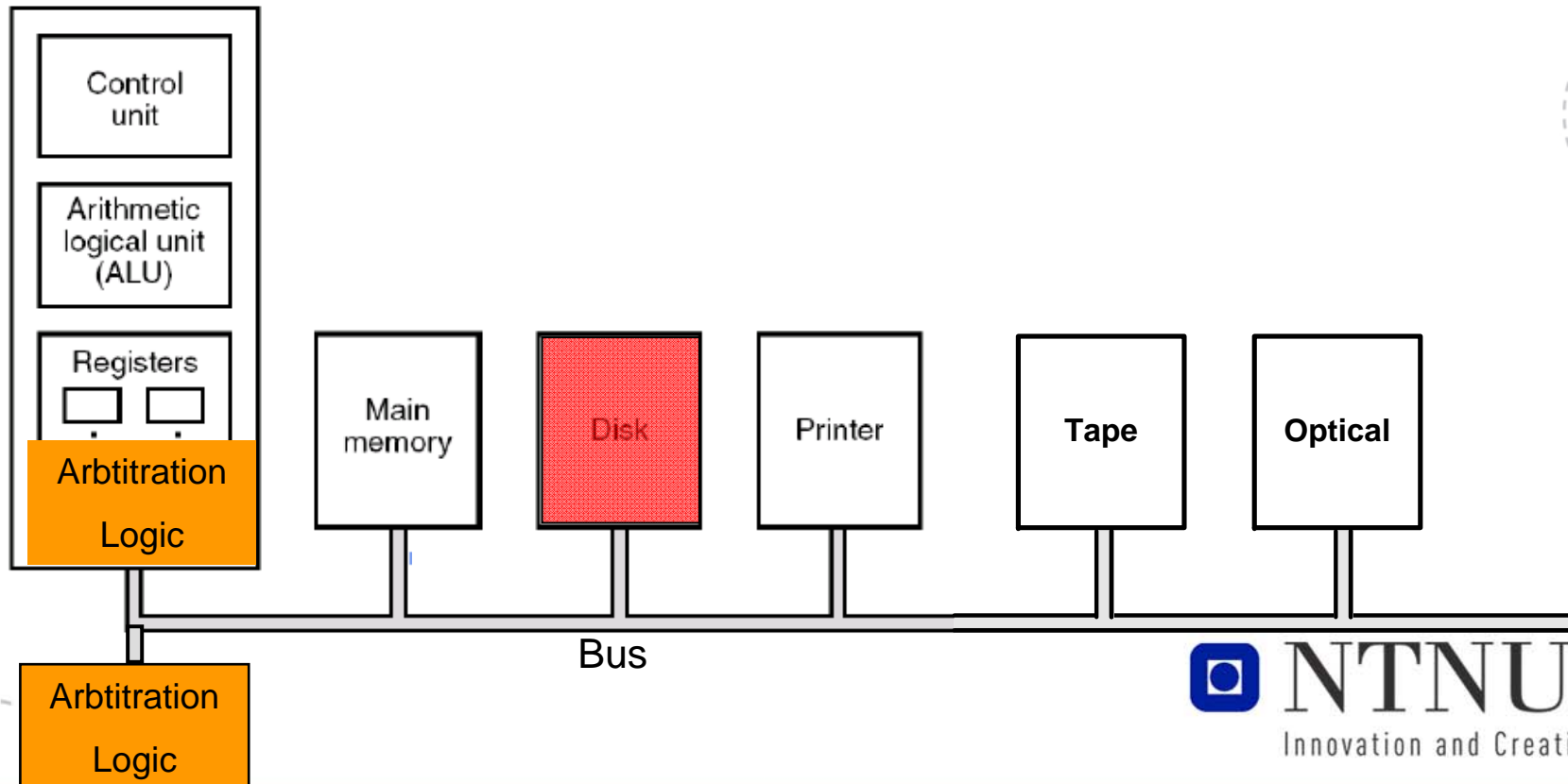
Central processing unit (CPU)



Arbitrering: Kven kontrollerar bussen

- Må ha logikk for buss arbitrering
 - Internt i CPU
 - Ekstern arbitreringseinheit

Central processing unit (CPU)



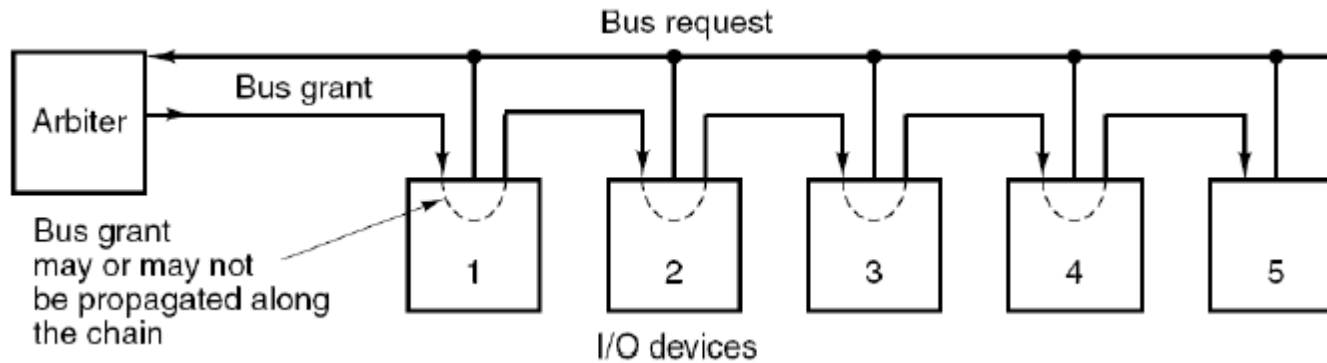
Arbitrering: Kven kontrollerar bussen

- Kunn ein kan skrive til bussen
 - Må ta kontroll over bussen
 - Overføre data
- Viss fleire prøver å ta kontroll samtidig
 - Må mekanismar for å velje kven som "vinn"
 - Alle einheitar på bussen må prioriterast høgast til lågast
 - Eksempel:
 - Minne
 - Disk
 - Grafikk
 - CPU

Arbitrering: To typer

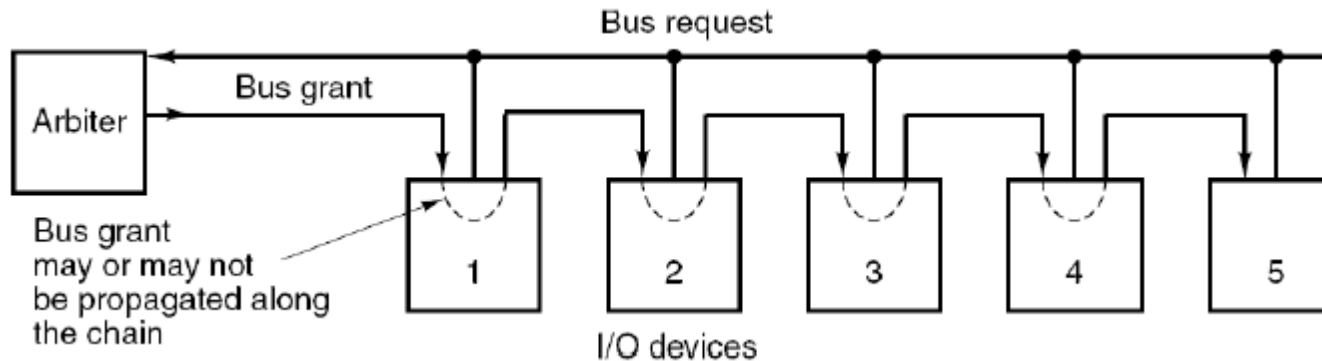
- Sentralisert arbitrering
 - Eigen sentral arbitreringseining
 - Bestemt sentralt kven som får bussen ved samtidig "request"
- Desentralisert arbitrering
 - Einingane "forhandlar" om bussen
 - Ofte fleire busslinjer
 - Ingen sentral arbitreringslogikk

Sentralisert arbitring



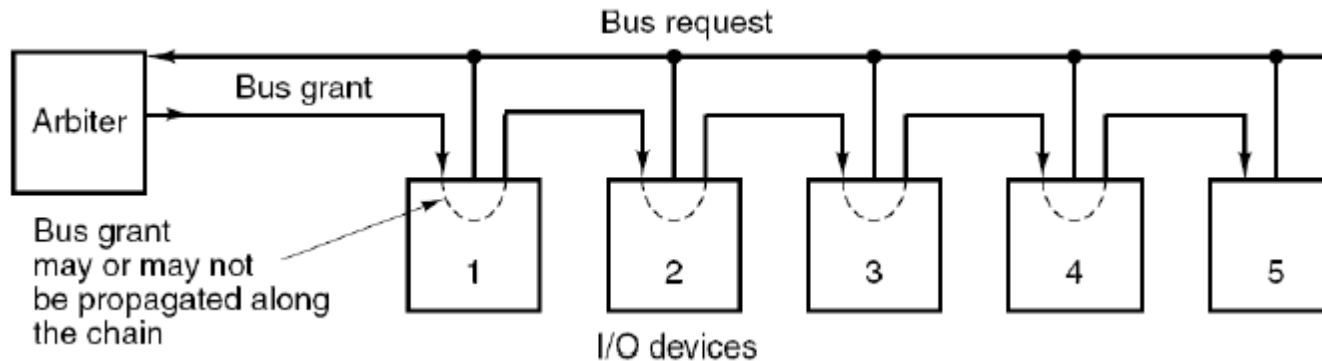
- "Daisy chaining"

Sentralisert arbitrering



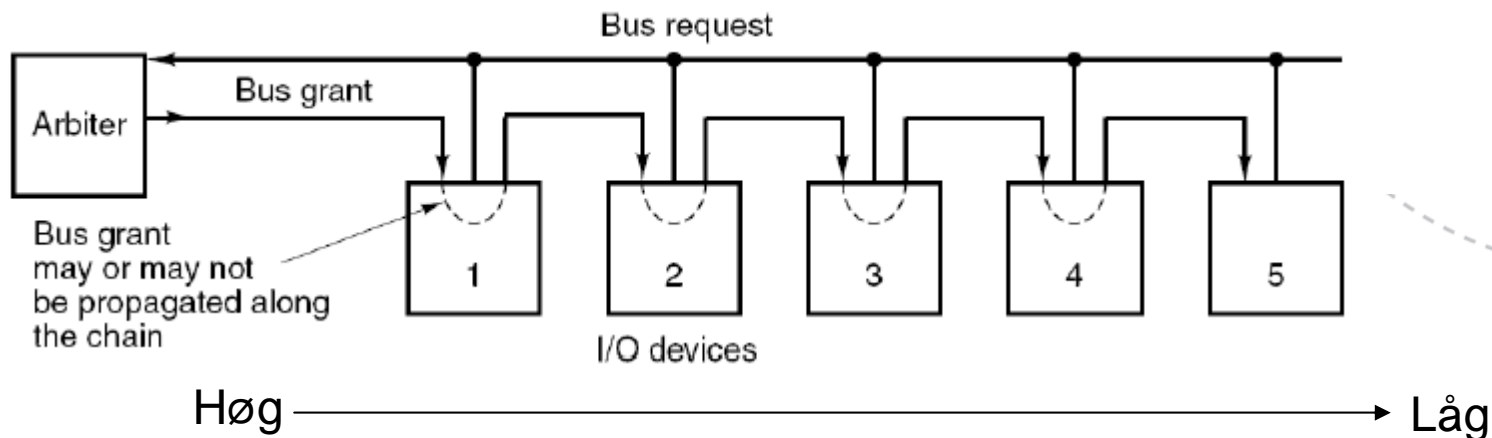
- Eksempel A: eining 2 vill ha buss
 - Buss er ledig
 - 2 legg ut "Bus request" (einaste som vil ha buss)
 - Arbiter mottar "Bus request"
 - Arbiter legg ut "Bus grant"
 - 1 mottar "Bus grant", 1 har **ikkje** lagt ut "Bus request", **sender** "Bus grant vidare"
 - 2 mottar "Bus grant", 2 har lagt ut "Bus request", sender **ikkje** "Bus grant vidare"
 - 2 er no buss "master" og kan bruke bussen

Sentralisert arbitrering



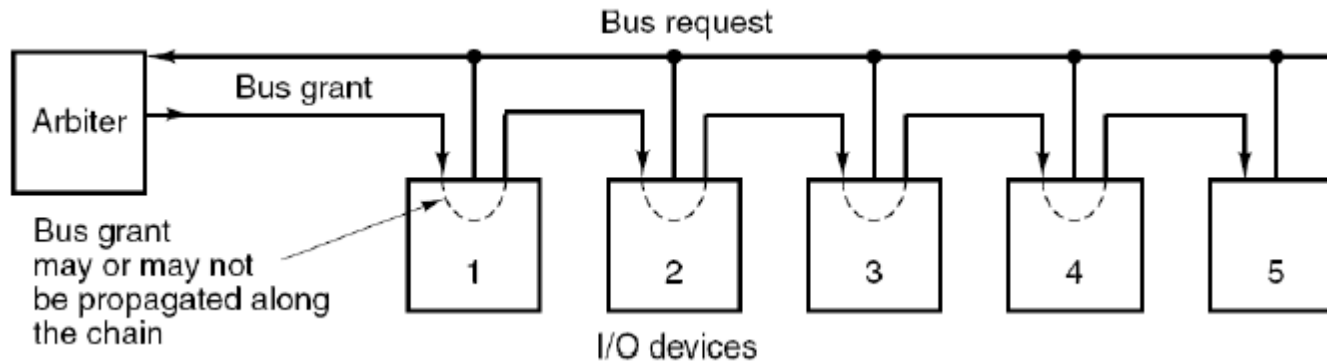
- Eksempel B: eining 2 og 3 vill ha buss
 - Buss er ledig
 - 2 og 3 legg ut "Bus request"
 - Arbiter mottar "Bus request"
 - Arbiter legg ut "Bus grant"
 - 1 mottar "Bus grant", 1 har **ikkje** lagt ut "Bus request", **sender** "Bus grant vidare"
 - 2 mottar "Bus grant", 2 har lagt ut "Bus request", sender **ikkje** "Bus grant vidare"
 - 2 er no buss "master" og kan bruke bussen
 - 3 mottar **ikkje** "Bus grant", fortsetter å legge ut "Bus request"
 - 2 ferdig med buss
 - 1 deretter 2 sender "Bus grant" vidare
 - 3 mottar "Bus grant", sender **ikkje** "Bus grant vidare"
 - 3 er no buss "master" og kan bruke bussen

Sentralisert arbitrering



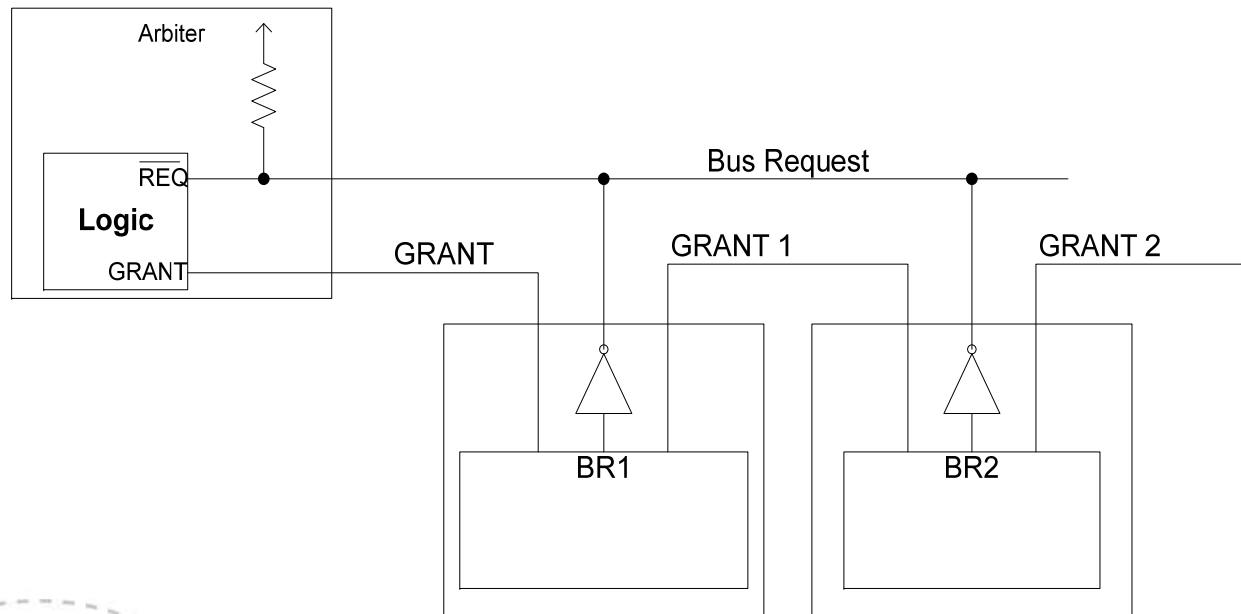
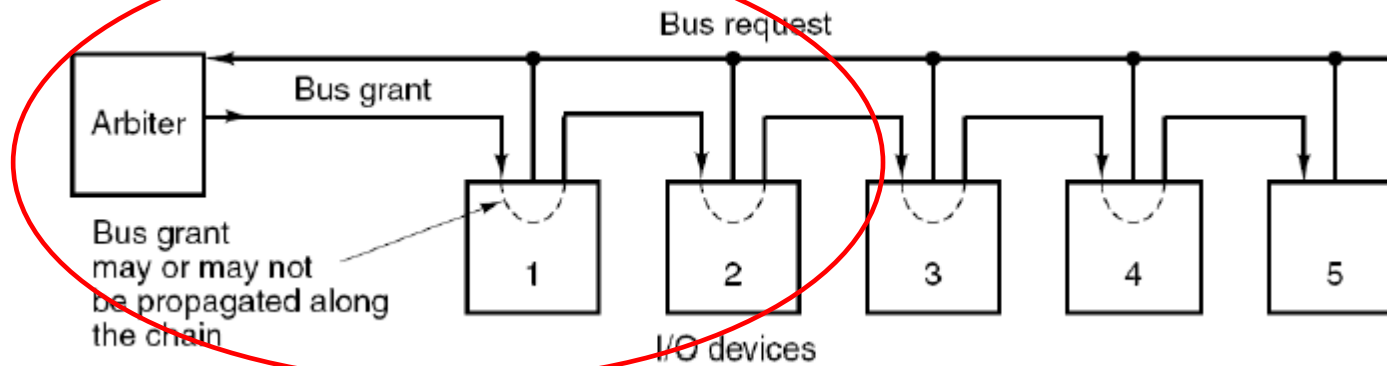
- Prioritet nærmast arbiter høgast prioritet
 - 1
 - 2
 - 3
 - 4
 - 5

Sentralisert arbitrering

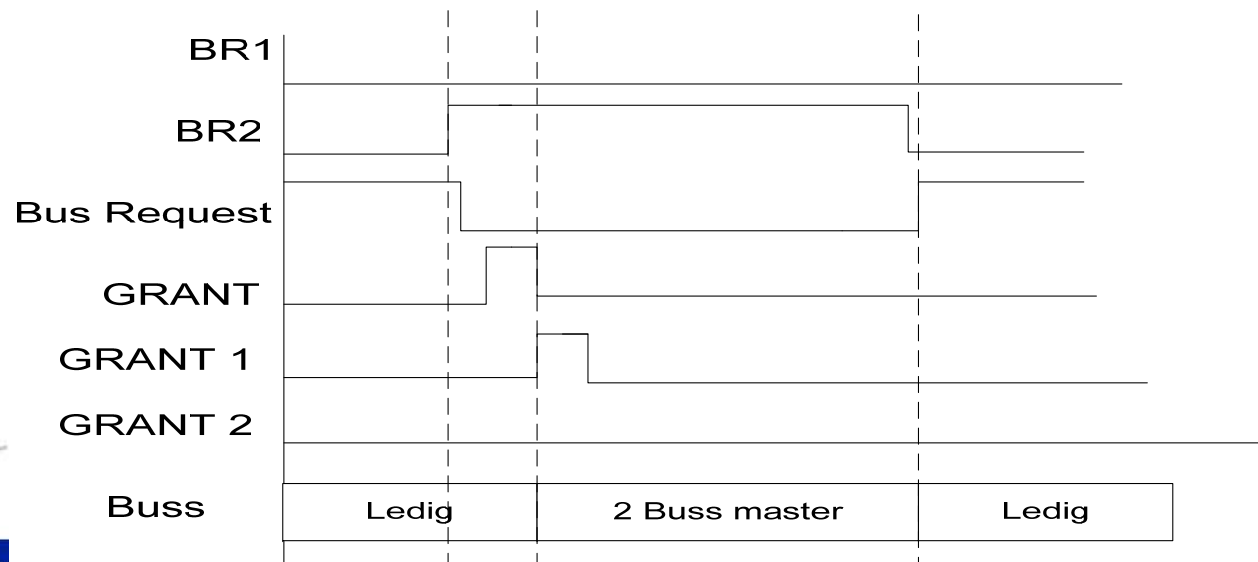
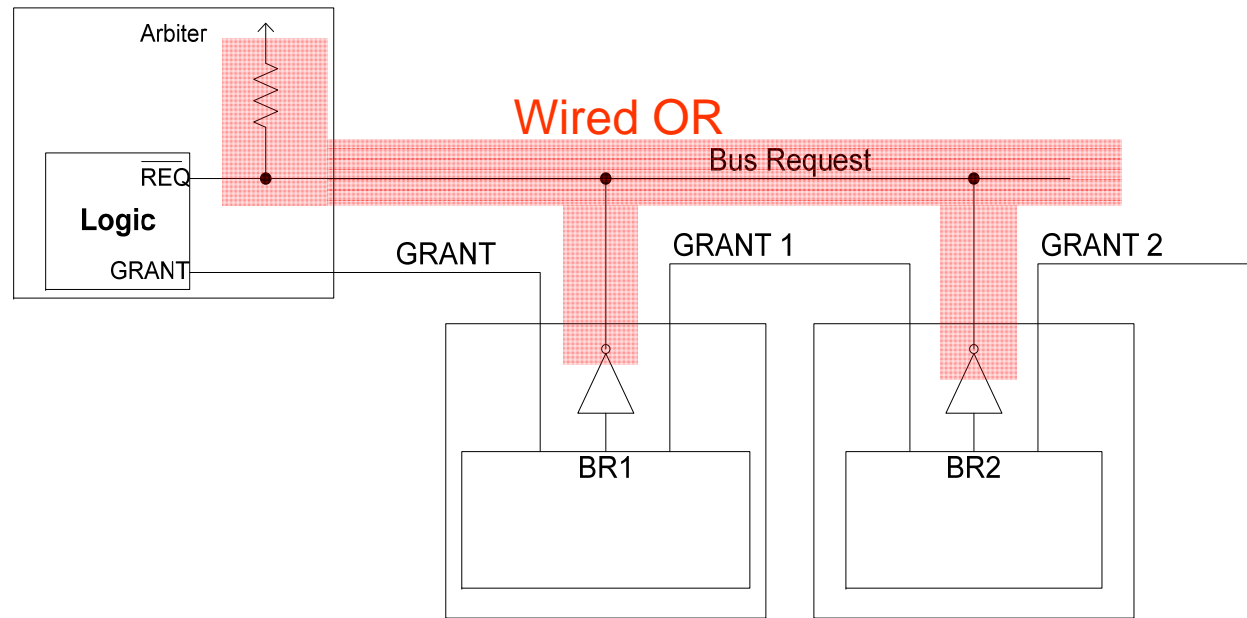


- Sentralisert arbitrering
 - Eigen sentral arbitreringseining
 - Bestemt sentralt kven som får bussen ved samtidig "request"

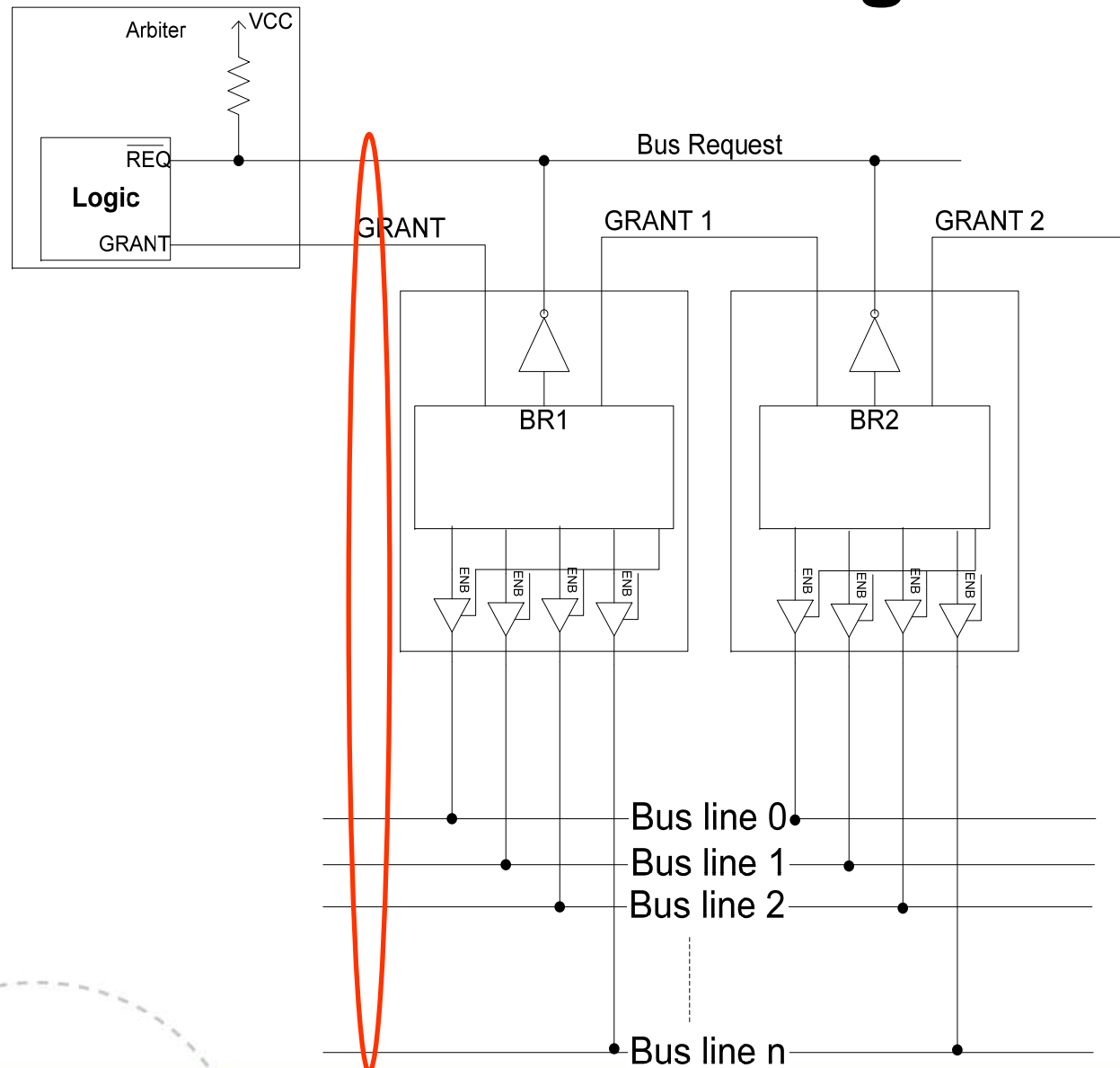
Sentralisert arbitring



Sentralisert arbitring: Detaljar



Sentralisert arbitring: Detaljar



Sentralisert arbitrering: Detaljar

- Fleire nivå
 - To prioritetsnivå level 1 og level 2
 - Level 1 høgare enn level 2
 - Prioritet innan eit nivå frå venstre mot høgre

